

第 1 页：作者序：您真的是笔记本电脑高手吗？

所所开篇：各位早上好，都打起精神来，按惯例我们又给大家带爆料来了。经过上几期的笔记本低价猫腻、Nvidia MXM 技术、揭密笔记本散热误区等三篇“权威揭密”系列文章后，接下来该为大家带来什么呢？

从本周开始，我们将带领大家全面认知笔记本的硬件架构设计，由于篇幅十分浩瀚，为了不让大家感到恐惧，我们将整个文章分为上、中、下三篇分别发出，每篇均有自己的主题，独立成章。相信当你看完所有篇幅后，你一定可以成为真正的笔记本发烧友了。

从 2004 年跨入 2005 年，笔记本的价格可谓一落千丈，笔记本电脑也不再是身份地位的象征，它更是一个工具，帮助我们从事务中解脱出来。



[NextPage] 第 2 页：从架

构开始学习 让我们认识更多

当前笔记本虽然是品牌众多，且外观、功能各有千秋，但究其原理还是一样，都是基于 IBM PC/AT 的老架构（当然 Apple 的除外）。这里值得注意的是，虽然台式机和笔记本外形差别很大，但其基本的架构和原理都是一样的，都是兼容 IBM PC/AT 架构的。

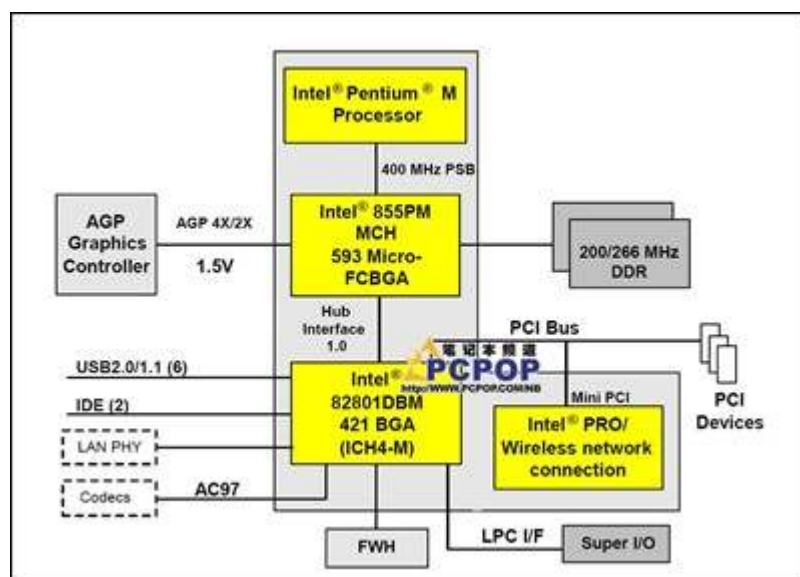


那么我们先来说说笔记本电脑的主要框架。



一台很方便拆卸的华硕 M5N 作为客串嘉宾

系统的主要构成主要分为如下几个部分：North Bridge（北桥），South Bridge（南桥），显示卡，EC（嵌入式控制器），这几个部分一般都是集成到主板上的，配合 CPU，内存就可以开机进入 BIOS。以上的部分是必须的，因为这属于 PC/AT 架构的基本构成。其他诸如硬盘，Wireless Card（无线网卡），Card Bus（PCMCIA 控制器）等等都是次要的，并不影响整机的工作，或者说，不影响机器的开机。



Intel Centrino 架构

为了方便讨论并具有一定的代表性，我们取当前比较流行的 Centrino 架构来说明。上图便是标准的 Centrino 平台，按照这个平台搭建的笔记本，可以打上 Intel Centrino 漂亮的蝴蝶标志。而如果在 Pentium+ 855GM/PM/GME+ ICH4+ Intel PRO Wireless 的搭配中有一项不符合，就不能用 Centrino 的标志，就不能使用 INTEL 的免费广告咯，呵呵~~这也是 Intel 聪明的经商策略：） [NextPage] **第 3 页：笔记本硬件结构各部分功能简介**

为了照顾一下入门级的朋友，我们首先非常简单的介绍一下系统各个功能块的作用。CPU 嘛，笔者就不多说了，我相信大家都清楚哦~（什么，你不知道 CPU？！我\$#!@%^&!）

北桥的功能主要是连接 CPU 和内存，如果是独立显卡的话，会提供与显卡的 AGP 接口，并用 HUB-LINK 与南桥通信。北桥常被成为 MCH 或者 GMCH，也就是 Memory Control Hub 或者 Graphic Memory Control Hub 的意思。



用三星 X30 作为案例，点击上面图片可以获得更多解释

南桥的功能主要是连接一些外围设备，比如 PCI 界面的网卡，PC 卡控制器等等，另外诸如 USB 接口、IDE 接口也是由南桥来提供的，南桥提供 LPC 总线与 EC 通信。南桥也常被称为 ICH，其意思是 I/O Control Hub 的意思。

至于 INTEL 为什么用 Hub-Link 这个词，我想是因为南北桥都是两个 HUB（Memory Control Hub 和 I/O Control Hub）的原因吧。

EC (Embed Controller, 嵌入式控制器) 虽然和我们常说的 BIOS 有点像, 不过其实 EC 是 BIOS 的物理控制器和载体, 它通过 LPC 与南桥通信。

如果看不懂本页，请参考这张图，我相信很容易就明白了。文中的我们提到了各种接口，比如 FSB，AGP，LPC I/F 等等，这些接口我们会在下面具体的谈。[NextPage] **第 4 页：正确认知 CPU 前端总线 信号抗干扰是头等大事**

从这里开始是本文的重点，将详细介绍各部分的连接和规范。

系统中最高速、最复杂的连接莫过于 CPU 和北桥的连接,我们称之为 FSB(Front Side Bus, 前端总线)或者 HOSTBUS。



Dothan CPU

FSB 有 64 位的数据线和 32 位的地址线。正是通过 FSB，CPU 和北桥才能完成通信。

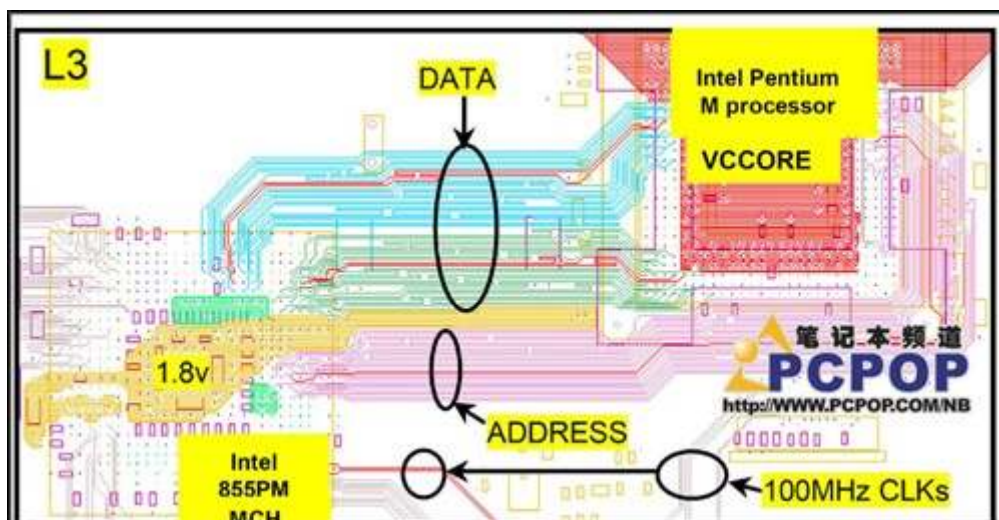
虽然实际上 CPU 与北桥的连接都是点到点的，但由于其高速性，在实际的布线中还是需要非常非常小心。而 EMI/EMC 工程师在这方面也将是不遗余力的帮助硬件工程师解决问题（解决不好就不能通过有关方面的认证，也就是不能卖啦！）。

那么什么是 EMI/EMC 呢？具体的含义是 EMI（Electro Magnetic Interference，电磁干扰），EMC（Electro Magnetic Compatibility，电磁兼容性）。

所以我们可以这样认为：FSB 对其他信号的干扰非常严重（EMI 很严重），而且其本身也比较容易受到干扰（EMC 很弱）。很明显，如果 FSB 被干扰并出现误判，机器是必死无疑的。

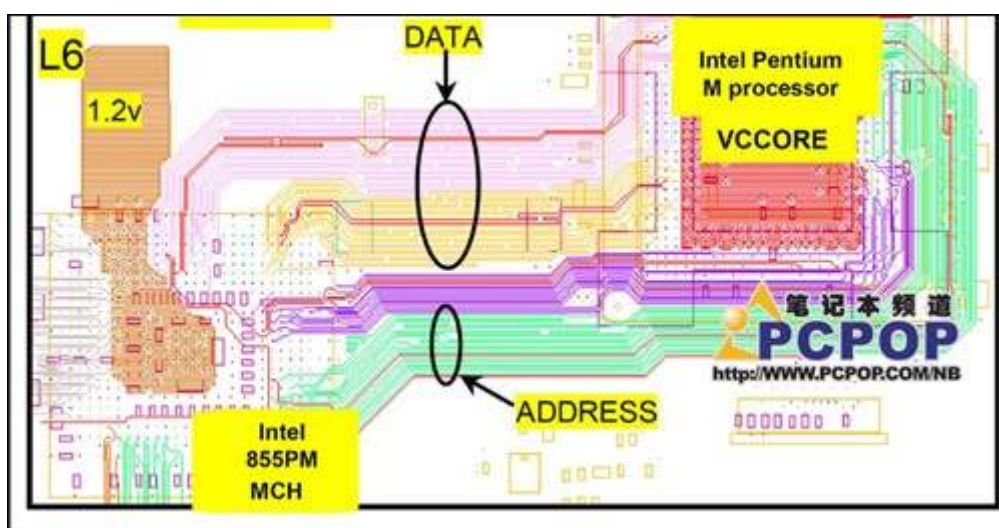
在考虑了 EMI/EMC 的影响后，在实际的布线中，通常将这部分线路放在内层（一般笔记本电脑主板都有 6~8 层，6 层在 Centrino 平台勉强可以，到了 Sonoma 平台就几乎不可能了），以防止高速信号对其他信号造成的串绕。所以一般情况下，我们在主板上是看不到 FSB 的。

下面的图片是 INTEL 的设计指南里的建议，我们看一下。



 FSB 总线

图中，DATA 是 FSB 的 64 位数据线，ADDRESS 则是 32 位的地址线。左上脚的 L3 代表的是第三层 PCB。由于在同一层中不可能把数据线和地址线全部走完，所以其实第三层仅仅走了一部分的 FSB，余下的在第六层中。



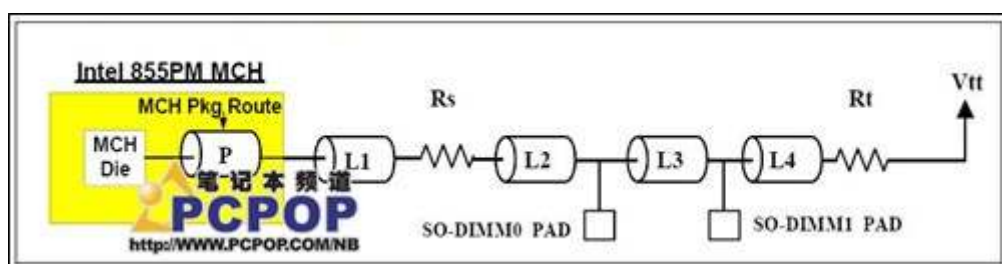
 FSB 总线

同样，L6 代表的是第六层的 PCB。[NextPage]第 5 页：头疼的布线 让你深入芯片内部！

由于 FSB 是绝对的高速信号，所以在布线的时候，我们需要考虑到信号线长度的一致性。

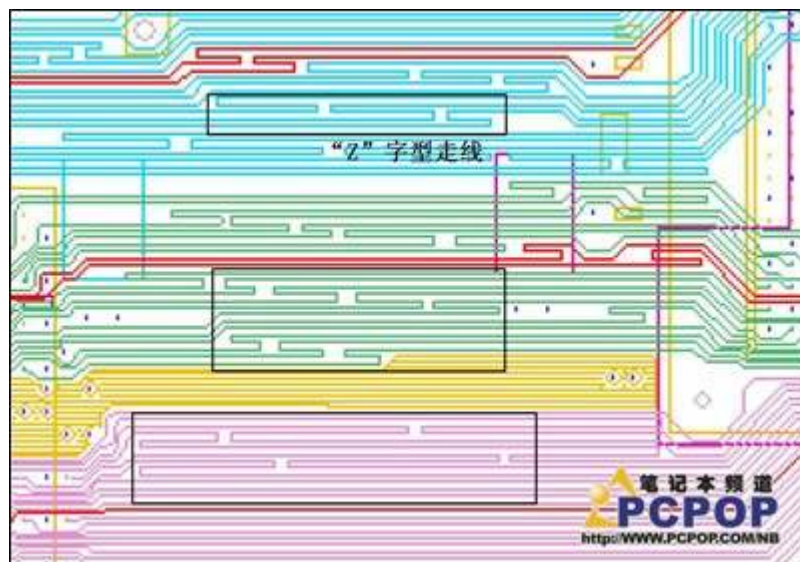
比如，INTEL 要求每一根的 FSB 的长度需要一致，所以，在 PCB 布线的时候，就免不了要走“Z”字型的线路来满足长度的一致性。在这里，我想大家可能没想到一点，那就是关于芯片内部走线的长度的考虑（也就是说，为了满足长度的一致性，我们必须考虑到 CPU 内部的线路长度），然后加上外部走线（即在 PCB 上的走线）的长度，才是整个一个信号线的长度哦！当然这个长度是由 INTEL 提供给各个 OEM/ODM 厂商的。

下图是 DDR 那边的走线示意图，其中 MCH Pkg Route 就代表着北桥芯片内部的走线长度。



布线其实需要考虑的比你想像的更多

接下来，我们来放大一下前面的图，看一下所谓的“Z”字型走线。



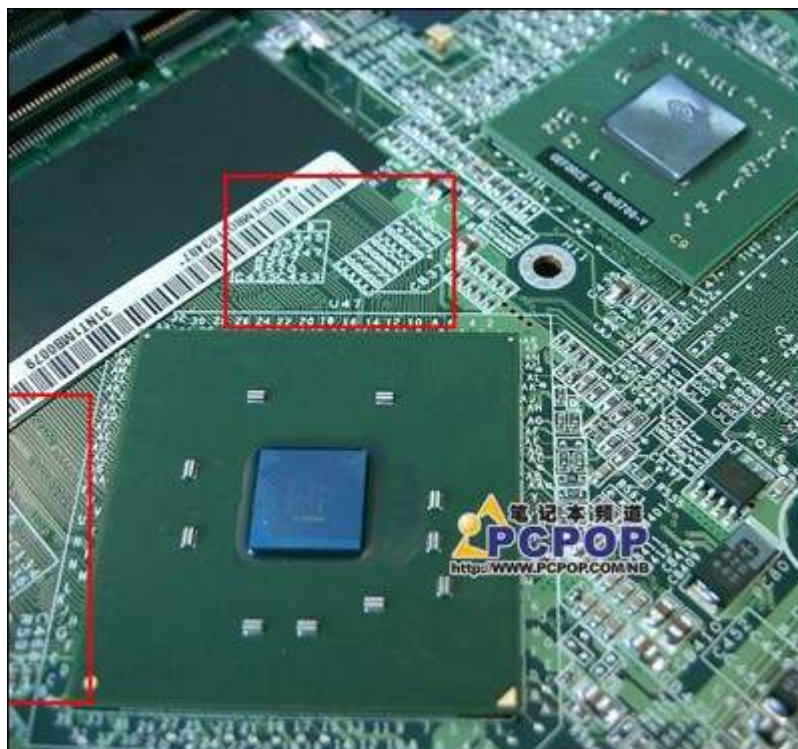
“Z”字型的走线是为了满足信号线长度的一致性

图中方框内的线路都是“Z”字型的走线。由于这些线路都是在 PCB 的内层，一般来说我们是看不到的。不过基于同样的原理，在一些其他地方的设计上，也要考虑走线的长度，比如显卡，显存，北桥到 DDR 的走线等。



显卡和显存颗粒的布线

上图是某笔记本显卡和显存部分的走线，我们看到，也是大量采用了“Z”字型的走线方法，其原因就如上文所说。下面是北桥到 DDR 的走线，道理是一样的。



 北桥到 DDR 的走线

在 FBS 总线上有个小知识，对与 FSB 来说，虽然地址线应该有 32 根，也就是 ADD[0...31]，但实际上地址线只用到了 ADD[3...31]，而不是 ADD[0...31]，为什么呢？其实很简单，因为现在的 CPU 读取数据都是 8 位连读的，所以 CPU 只需要知道一个数据的首地址，其后的 7 个 bit 就会自动被读取。所以不需要 ADD[0...2] 这三位。如果对这点感到难以理解的读者，建议去看一下《微型机计算机原理与应用》，我想你很容易会找到答案。[NextPage]

第 6 页：想了解 CPU 为何自动降频？不知道 VID 怎么行！

从移动版的 PIII 开始，INTEL 的 CPU 就多了一个输出 VID 的功能。其作用是实现 CPU 都具有自动降频的，在必要时，甚至会进入深睡眠、关闭内部时钟等情况。其具体流程是：CPU 根据自身的状态输出 VID 到电源 IC，电源 IC 接到 VID 后解码，并输出一个跟 VID 对应的 CPU 工作电压。而对于 CPU 的各种状态及其切换过程，我们会在《下篇》具体讨论到。

Processor VID TABLE

笔记本频道 34 IMVP_PV

PCPOP
http://WWW.PCPOP.COM/MS

VID						VCC	VID						VCC
2	1	0				Core	5	4	3	2	1	0	Core
0	0	0	0	0	0	1.708	1	0	0	0	0	0	1.196
0	0	0	0	0	1	1.692	1	0	0	0	0	1	1.180
0	0	0	0	1	0	1.676	1	0	0	0	1	0	1.164
0	0	0	0	1	1	1.660	1	0	0	0	1	1	1.148
0	0	0	1	0	0	1.644	1	0	0	1	0	0	1.132
0	0	0	1	0	1	1.628	1	0	0	1	0	1	1.116
0	0	0	1	1	0	1.612	1	0	0	1	1	0	1.100
0	0	0	1	1	1	1.596	1	0	0	1	1	1	1.084
0	0	1	0	0	0	1.580	1	0	1	0	0	0	1.068
0	0	1	0	0	1	1.564	1	0	1	0	0	1	1.052
0	0	1	0	1	0	1.548	1	0	1	0	1	0	1.036
0	0	1	0	1	1	1.532	1	0	1	0	1	1	1.020
0	0	1	1	0	0	1.516	1	0	1	1	0	0	1.004
0	0	1	1	0	1	1.500	1	0	1	1	0	1	0.988
0	0	1	1	1	0	1.484	1	0	1	1	1	0	0.972
0	0	1	1	1	1	1.468	1	0	1	1	1	1	0.956
0	1	0	0	0	0	1.452	1	1	0	0	0	0	0.940
0	1	0	0	0	1	1.436	1	1	0	0	0	1	0.924
0	1	0	0	1	0	1.420	1	1	0	0	1	0	0.908
0	1	0	0	1	1	1.404	1	1	0	0	1	1	0.892
0	1	0	1	0	0	1.388	1	1	0	1	0	0	0.876
0	1	0	1	0	1	1.372	1	1	0	1	0	1	0.860
0	1	0	1	1	0	1.356	1	1	0	1	1	0	0.844
0	1	0	1	1	1	1.340	1	1	0	1	1	1	0.828
0	1	1	0	0	0	1.324	1	1	1	0	0	0	0.812
0	1	1	0	0	1	1.308	1	1	1	0	0	1	0.796
0	1	1	0	1	0	1.292	1	1	1	0	1	0	0.780
0	1	1	0	1	1	1.276	1	1	1	0	1	1	0.764
0	1	1	1	0	0	1.260	1	1	1	1	0	0	0.748
0	1	1	1	0	1	1.244	1	1	1	1	0	1	0.732
0	1	1	1	1	0	1.228	1	1	1	1	1	0	0.716
0	1	1	1	1	1	1.212	1	1	1	1	1	1	0.700



INTEL CPU 的 VID 列表

我们看到，CPU 的工作电压可以一直从 1.708V 一直降到其最低的 0.700V。在系统最先开机的时候，也就是在电源 IC 未接到 VID 的时候，其输出是其最低电压，即 0.7V。

下图是 IBM 配合迅驰技术使用的电源管理软件。我们看到 CPU 的速度有高/自适应/慢/很慢四档可以调节。实际上，如果有必要，可以做成更多的调节，就像上面的那张 VID 表一样。



迅驰 CPU 的各种工作状态

这里要说的是，INTEL 对于其 VID 的一致性做的比较好，其各种 CPU 一般都支持相同的 VID—电压对应表；而对于 AMD 就不大一样，一般它的不同的 CPU 都会有不相同的 VID 表与之对应。这在研发上也增加了一点点的小麻烦。：）[NextPage] **第 7 页：北桥：DDR 内存的走线密如蛛丝**

北桥是信息的中转站。根据上文所说的功能，它有 4 个接口，分别是 FSB，DDR，AGP 以及 HUB-LINK。



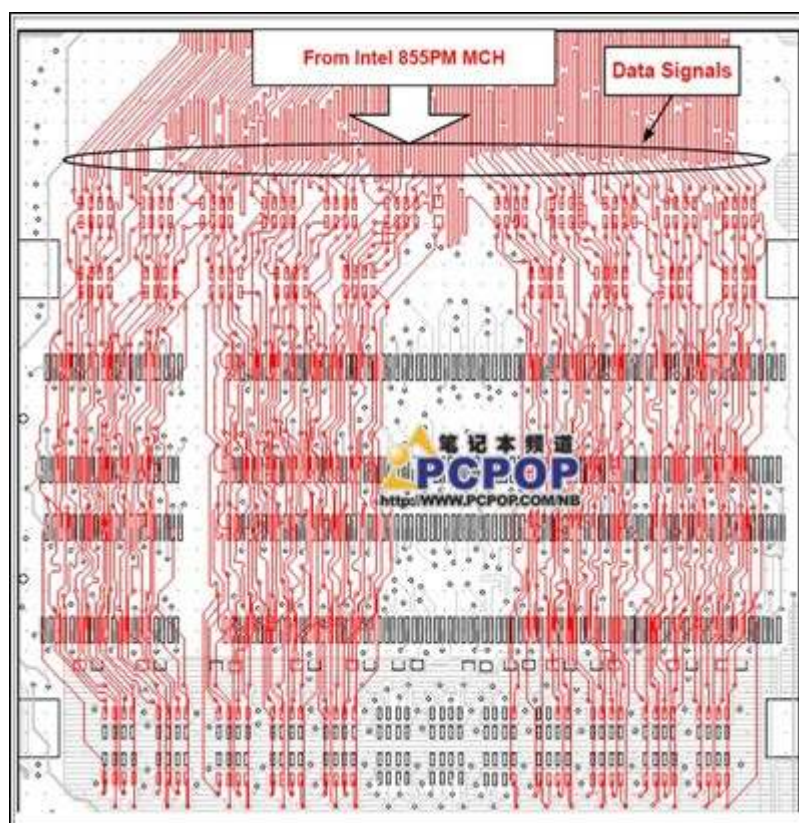


北桥近照

FSB 是和 CPU 的接口，参见上文，这里不再多说。

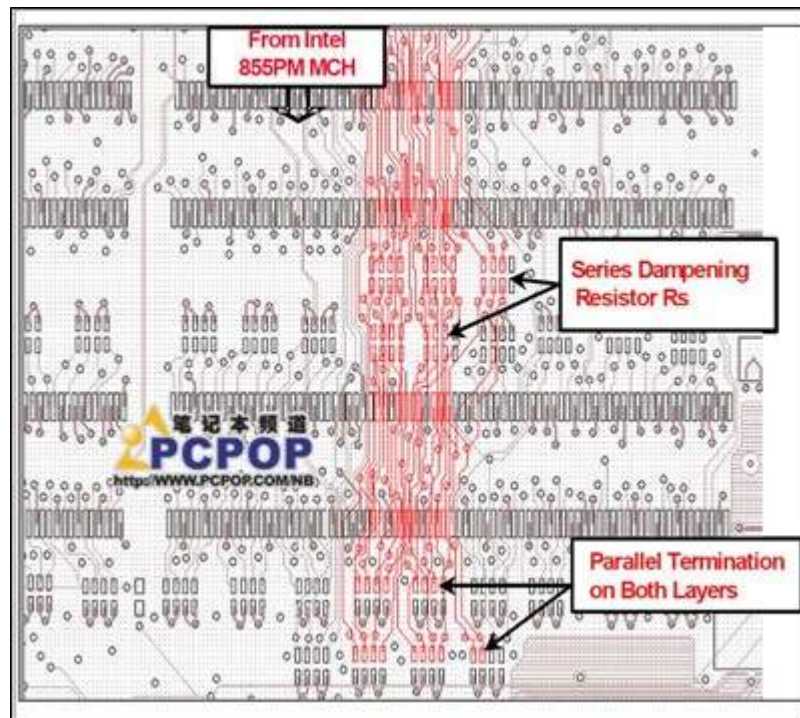
DDR 是对内存的接口，现在的 855GM/PM 支持到 266MHZ，这部分线路和 FSB 那边的连接将影响到主板的格局，因为他们都是高速的，大量的信号线的集合。在布线的时候最先考虑的就是它们。

如图是 Intel 建议的布线图，这里仅仅是 DDR 的信号线，并不包括地址线。



北桥到 DDR 的信号线

地址线则在另外一层，如下图：

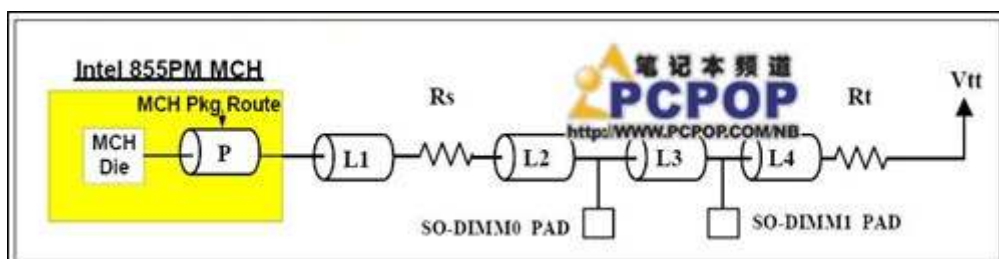


北桥到 DDR 的地址线

我们看到，这与数据线并不在同一层。而图中我们看到的 Series Dampening resistors 和 Parallel Termination on both layers 则是在 DDR RAM 那边特有的。其意思分别是串行衰减电阻和终端并行电阻。[NextPage]第 8 页：衰减电阻和终端电阻之感

我们先来解释一下串行衰减电阻和终端并行电阻。前者的意思是从北桥出发的每一根数据线，必须与一个电阻串联再到达 DDR RAM 部分。而后者的意思则是，在数据线到达 DIMM1 和 DIMM2 后，必须有一个在串联一个电阻后上拉到 1.25V，也就是下图中的 VTT。

具体的示意图：

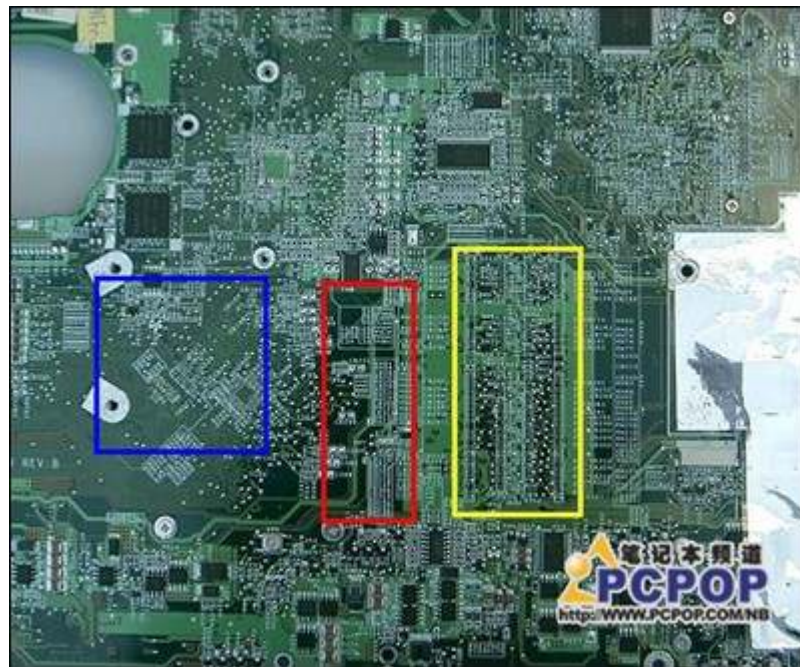


衰减电阻和终端电阻的示意图

其中的 RS 就是所谓的串行衰减电阻 (Resister Serial)，而 RT 则是终端电阻 (Resister Termination)，而 SO_DIMM0 PAD 则是指 DIMM 的 PIN 脚。至于什么是 DIMM? Dual In line Memory Module，字面翻译就是双列内存模块。

那为什么需要终端电阻呢？在进入 DDR 时代，DDR 内存对工作环境提出更高的要求，如果先前发出的信号不能被电路终端完全吸收掉而在电路上形成反射现象，就会对后面信号的影响从而造成运算出错。因此目前支持 DDR 主板都是通过采用终结电阻来解决这个问题。

由于每根数据线至少需要一个终结电阻，这意味着每块 DDR 主板需要大量的终结电阻，这也无形中增加了主板的生产成本，而且由于不同的内存模组对终结电阻的要求不可能完全一样，也造成了所谓的“内存兼容性问题”。这点在 DDR II 上得到了比较完美的解决，我们在下面具体谈。





衰减电阻和终端电阻的实物图

上图中，蓝色框是北桥，红色框内是衰减电阻，而黄色框内则是终端电阻（看到框边上一大块绿色的铜皮了吗？这是 VTT 1.25V 哦！）。我们看到，其走线的顺序也是跟上面示意图一致（从北桥经过衰减电阻到 DIMM 的 PIN 脚，然后接终端电阻到 VTT）。[NextPage]

第 9 页：北桥：DDR 单/双通道区别到底在哪里？

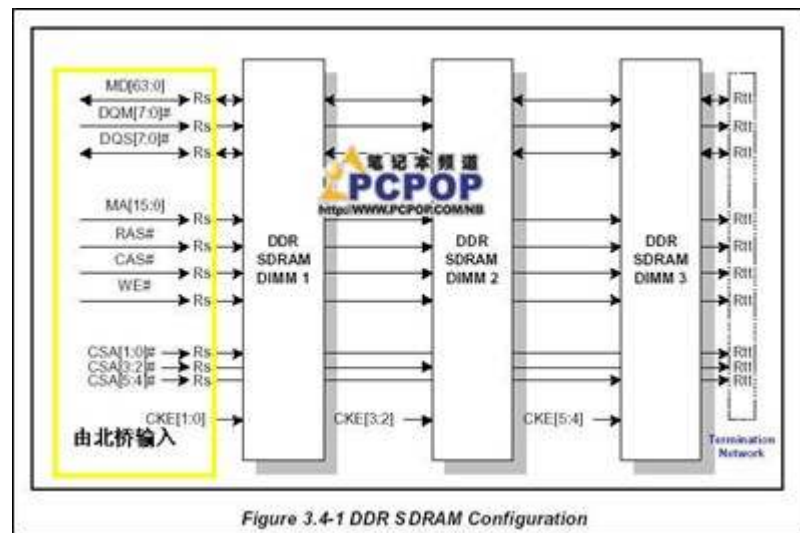
而 DDR SDRAM 的接法有双通道和单通道之分。

相对于传统的单通道而言，双通道 DDR 技术是一种新的内存控制技术，它和双通道 RDRAM 技术非常相类似，是在现有的 DDR 内存技术上，通过扩展内存子系统位宽使得内存子系统的带宽在频率不变的情况提高了一倍：即通过两个 64bit 内存控制器来获得 128bit 内存总线所达到的带宽。双通道体系包含了两个独立的、具备互补性的智能内存控制器，两个内存控制器都能够在彼此间零等待时间的情况下同时运作。当控制器 B 准备进行下一次存取内存的时候，控制器 A 就在读/写主内存，反之亦然，这样的内存控制模式可以让等待时间缩减 50%。

双通道技术显然需要北桥的支持，INTEL 的 855 芯片组并不支持双通道 DDR I，比较搞笑的是在 CENTRIO 平台的时候，VIA 的一些芯片组能支持双通道内存技术而 INTEL 不能，呵呵。

下图是单通道 DDR-I 内存的示意图，左边的信号来自北桥。如果是双通道的话要加上另一组 DDR 与北桥的接口。双通道对于单通道来说能显著加快内存数据和 CPU 的交换速度，

但是出于 PCB 布线的考虑，双通道明显增加了线的数目，增大了布线的难度，并由此产生的成本问题对企业来说更为敏感。



单通道 DDR RAM 的物理连接

这里也有 RS 和 RTT，其意义和上文所说的串行衰减电阻和终端并行电阻一致。

[NextPage]第 10 页：转换思路 问题迎刃而解 DDR II 的新创意

在最新的 DDR II 上，主板设计上已经取消了部分信号的衰减电阻和终端电阻，而将其集成于内存上。

我们称这 DDR II 的新特性为 ODT 功能，即 On Die Terminator（内建终端电阻器）。当在 DRAM 模块工作时把终结电阻器关掉，而对于不工作的 DRAM 模块则进行终结操作，起到减少信号反射的作用（注：ODT 的开启与禁止由北桥芯片控制，ODT 所终结的信号包括 DQS、RDQS、DQ 等等，可参考单通道 DDR-I 内存的示意图）。

这样可以产生更干净的信号品质，从而产生更高的内存时钟频率速度。而将终端电阻设计在内存芯片之上还可以简化了主板的设计，降低了主板的成本，而且终端电阻可以和内存颗粒的“特性”相符，从而减少内存与主板的兼容问题的出现。



 DDR II 内存



已经砍掉部分终端电阻的 DDR II 的主板

如图，DDR II 的插槽边上已经没有了终端电阻，这样在设计上将更为简便，布局也会更加合理。[NextPage] **第 11 页：本文小结与中篇预告**

由于篇幅关系，本文的上篇就先写到这里。在这里我们首先讨论了当前笔记本的基本架构以及在 FSB 和 DDR 走线方面的一些设计技巧，另外还有一些技术性比较强的知识，比如衰减电阻，终端电阻等等。

我相信很多朋友都意犹未尽，让我们在中篇中继续我们的话题。在中篇中，我们会谈到一些问题，比如：

- 1，当前笔记本的显示单元，以及 MXM 技术
- 2，HUB-LINK 技术
- 3，IDE 接口，并比较详细的讨论 SATA 和 PATA 的区别和性能情况
- 4，PCI 总线和最新的 PCI-E 总线的区别
- 5，AC97 规范，在这里我们会谈到 AC97 上的声卡，MODEM，BMDC（如果你是 IBM 的 FANS，我相信你一定知道这是什么东西哦！）的实现，这个非常有趣。
- 6，USB 口的实现，将涉及到其硬件部分的设计。这也许对 DIYER 有比较大的帮助。

所所结束语：好啦，今天的教学课就上到这里，打铃了，同学们都可以去吃饭了，一定要记好笔记哦。有不明白的问题可以在文章后面的读者评论中提出，老师会随时答疑的。

第 1 页：北桥：显示单元是区分 855GM/GME 和 855PM 的好办法

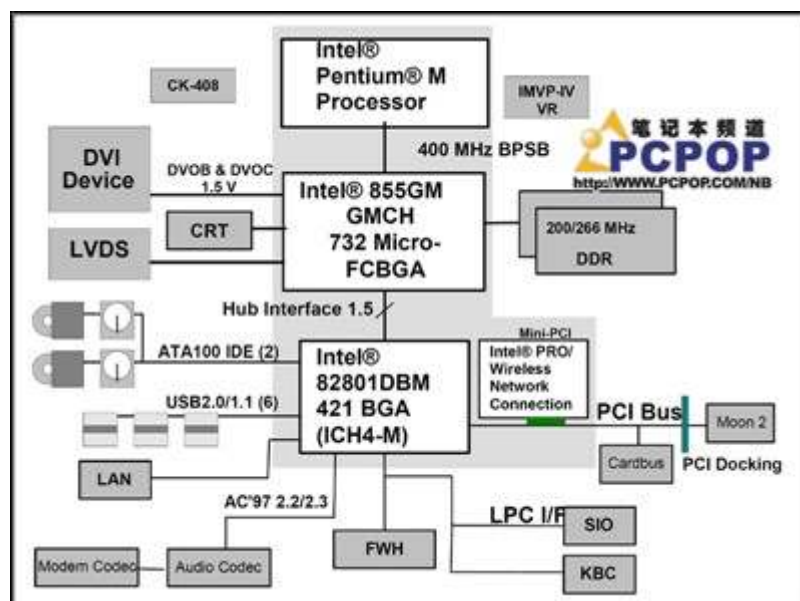
所所开篇：大家好，今天是周末了。相信大家在看本周关于[笔记本](#)硬件结构终极[教程](#)上篇后，都已经兴奋的不行了。所以这次在周末期间提前推出本文的中篇。让大家可以将热情继续下去，而下篇也会在下周的时候发出。到时候三篇连着读起来，一定爽的不行啊。闲话就不多说了，大家开始上课吧，安静哦～

各位好，很高兴又与大家见面了。在上次发表了本文的上篇后一直忙于工作，昨天晚上终于抽空写完了这次的中篇。这次的内容有大家比较关心的 PCI Express 总线和传统的 PCI 总线的区别，以及 SATA/PATA 技术的一些分析。



而对于 [IBM](#) 的 FANS 来说，或许通过本文，您甚至可以自己升级 BMDC 模块（这很令人兴奋哦！）另外 USB 也会再谈论一下，对 [DIYER](#) 有点帮助，也许使用 IBM Thinkpad 600E 的朋友可以扩展您第二个 USB 口。好吧，闲话少说，我们正式开始！

AGP 是加速图形接口的简称。对于我们常说的集成[显卡](#)的 855GM/GME 来说，在设计的时候是涉及不到 AGP 接口的，因为其北桥能直接支持 VGA 输出，LVDS 输出（到 TFT Panel），以及 S-VIDEO 输出。设计者只需要把这些信号延伸到[主板](#)的各个接口即可。



855GM 的系统架构

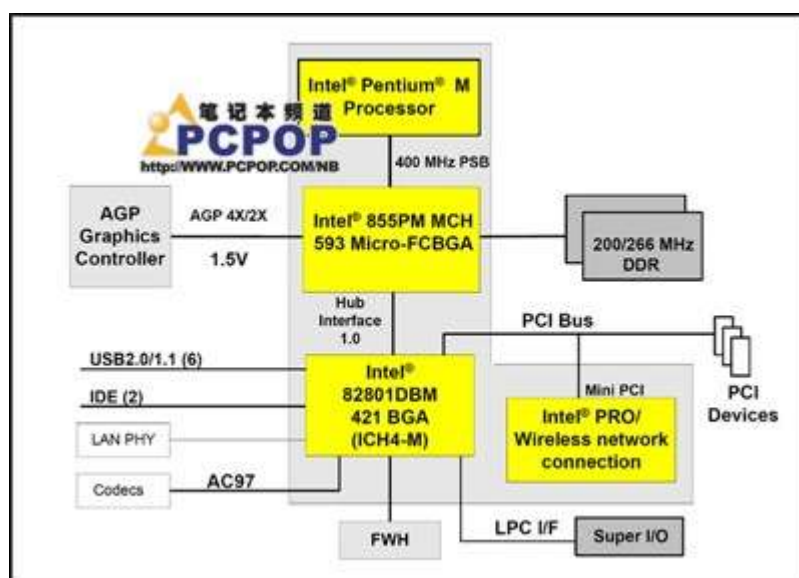
如图是采用 855GM 芯片的系统图，我们看到在显示部分，已经直接由北桥来负责输出。下图是某笔记本的整体写真，我们看到除了 [CPU](#)，北桥，南桥外，没有 [显卡](#) 芯片。





集成显卡的主板

而对于独立显卡的设计（855PM 芯片），则会相对麻烦一些。因为设计者需要通过 855PM 的 AGP 通道连接显卡，并通过显卡输出需要的数据，如 VGA，LVDS 等等。



855PM 的系统架构

我们看到，在采用 855PM 的芯片组时，北桥只负责输出 AGP 到显卡，然后由显卡负责输出各种显示信号（VGA，LVDS…。）



如图是台式机的 AGP 显卡，在笔记本中不过是把这张卡也集成到主板上了而已（当然是选用[移动](#)版的 GPU 啦！）下图是含有独立显卡的 IBM T42 和[三星](#) X30，分别采用 ATI 7500 和 NVIDIA 5200 的 GPU。





而一些台湾公司的北桥，如 VIA 和 SIS 的北桥不直接支持 Panel，它们需要一个 Transmitter 来转换才能输出 VGA、LVDS 等信号，比如最新的 PN800（PT800 的移动版本）和 K8N800（K8T800 的移动版本），如果有需要更多信息的话可跟笔者联系，在这里就不做介绍了。

最新的 MXM 技术也已经初具雏形，笔者当前有幸接触到 MXM 的设计，核心是比较新的 NV43。至于什么是 MXM，笔者简单说一下：MXM 是相对当前的笔记本电脑无法更换显卡而提出的一个规范，其通过一个特定的接口能实现显卡和主机分离，使得用户可方便的升级笔记本电脑的显卡，如同台式机能方便更换 AGP 显卡一样。

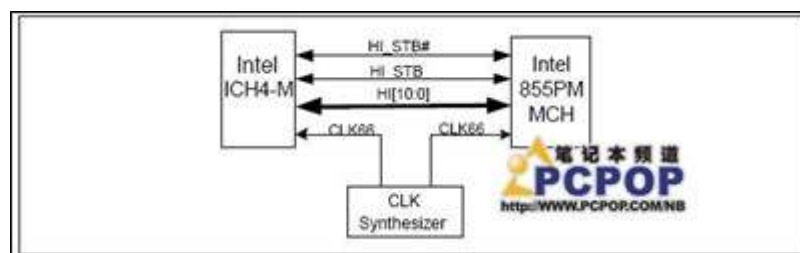
第 2 页：北桥：HUB-LINK 你了解多少？

HUB-LINK，这是 Intel 的规范，其作用是提供南北桥的高速数据连接。其运作频率是 66MHZ，速度为 266MB/s。Hub-Link 有 12 根的数据线，以及 2 根差分的时钟线，以及数根的控制线。

以往的南北桥连接都是直接套用 PCI 总线，速度慢不说，还有一堆的信号线要你排。

在这种情况下，INTEL 提出了 Hub-Link 以改变这种情况。而 HUB-LINK 对布线的简化确实有相当的帮助，当然对提升速度也有很多的好处（相对应的也有 VIA 提出的 V-LINK，ALI 提出的 A-LINK 等）。对于最新的 915 平台，这部分称为 DMI（Direct Media Interface）连接，以最大 2GB/s 的数据传速率远远超过 266MB/s 的 Hub Link。

下图是 Hub-Link 的连接示意图。



Hub-Link 的布线一般要求并不是太强，可参考以下的表格。

Signal	Max length (inch)	Width (mils)	Space (mils)	Mismatch length (mils)	Relative To	Space with other signals (mils)	Notes
HI_[7:0]	6	4	8	± 100	Differential HI_STB pair	20	
HI_STB and HI_STB#	6	4	8	± 100	Data lines	20	HI_STB and HI_STB# must be the same length (± 10 mils)

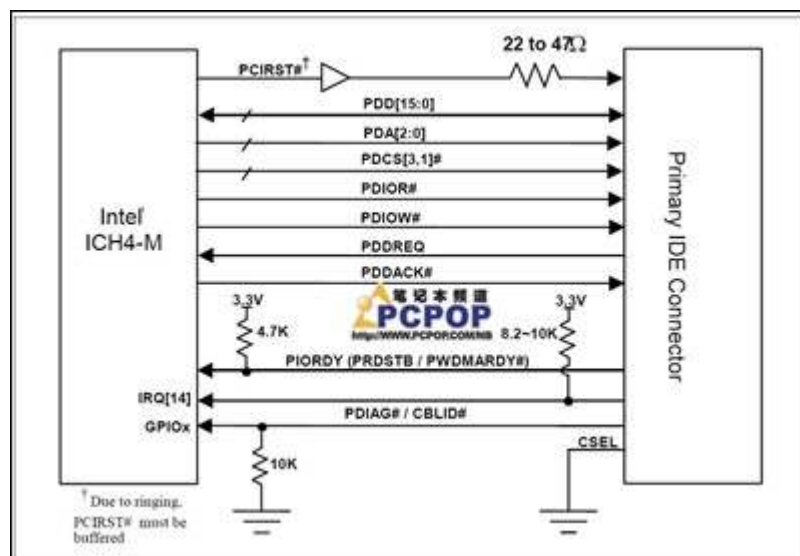
我们可以看到其最大允许的长度为 6 inch，宽度需要至少 4mils，间隔 8mils 等等

第 3 页：南桥：IDE 接口 说难不难说简单也不简单

南桥是外围（I/O）设备的中转站，一般来说主要的接口有 HUB-LINK，IDE，PCI，AC97，USB，PM（Power Management，电源管理）等，对于最新的 ICH6，更有 SATA，DMI 等。

HUB-LINK 的定义见上文。

IDE 是大家比较熟悉的接口，硬盘一般都通过 IDE 通道与南桥建立连接。在 ICH4 上，有两个 IDE 接口，所以我们一般硬盘用 IDE0，光驱用 IDE1。而在在最新的 915 平台上只有一个 IDE，另外还有 4 个 SATA。当然这是 Intel 在积极推行 SATA 的结果。IDE 通道有 16 根 [0..15] 数据线，还有一些相关的控制信号。如图是硬盘和南桥通过 IDE 来连接 HDD 的示意图：



下图是实际的 IDE 接口，共有 44PIN，当然，有些也是空 PIN，有些则是接地：



跟台式机不一样的是，笔记本中光区的接口和硬盘不一样，这也可能是一个行业标准吧。笔记本光区的接口如下图，共有 50PIN，比硬盘的 PIN 数多是因为 CD-ROM 上需要引出音频信号以及一些控制信号：



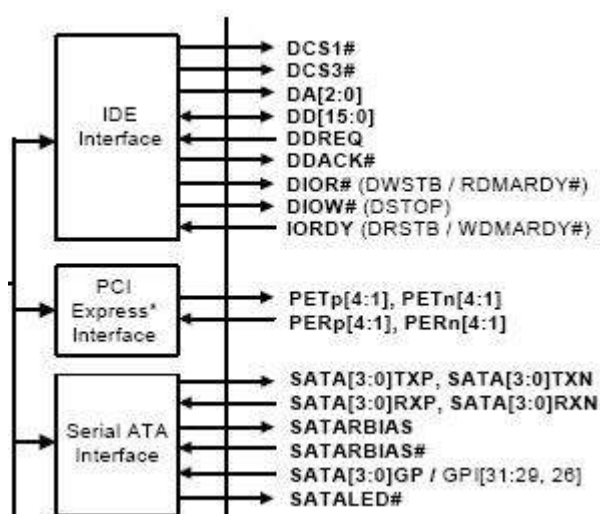
虽然光区和硬盘的接口并不一样，但其本质上其实是相同的，都属于 IDE 范畴。

第 4 页：南桥：PATA, SATA 之争

在只有一个 IDE 接口的时候，副硬盘只能通过主 IDE 设备来实现中断（IRQ），比如现在有些厂商需要在 915 平台上使用 IDE 的硬盘，以降低成本。如此一来，势必要使硬盘和光区使用一个 IDE 通道，如果从光盘拷贝大量数据到硬盘的话，速度会有明显的下降。

而有些时候，RD 为了提高性能，甚至需要用转换芯片将 SATA 转成 PATA（没听说过吧？呵呵，用 Marvell 88SA8040 这颗 IC 就行了，参考这里 <http://www.ioisata.com/products/proddetail.asp?ProdID=1001002>）。

下图是 ICH6M 的硬盘部分的功能块，有四组 SATA 和一组的 PATA 接口。



SATA 和 PATA（IDE）

相对 PATA 来说，SATA 的设计就显得简单的多，只需 4 根/2 组差分信号和一个电源即可搞定。但由于其数据的高速性，设计者对布线，以及控制 EMI/EMC 来说却需要投入更多的精力。最新的 ICH6 提供了 4 个通道的 SATA，看来 Intel 把 SATA 尽快的推到笔记本上信心十足。

下图是 SATA 和 PATA 的笔记本硬盘 接口比较。我们看到实际上 SATA 的 PIN 脚还是有很多，但其实很大一部分都是地线，用来保证信号质量用的，当然，也有一部分是空 PIN 来做保留。

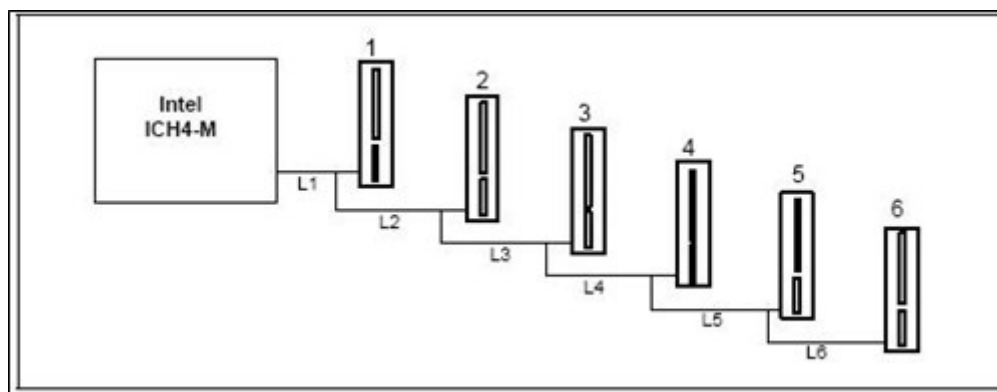


在这里笔者多说两句，其实早在 2002 年富士通就以桥接方式推出了串行笔记本硬盘。根据国外硬件网站 TomHardware 的测试报告，这款 4200 转的 SATA 硬盘，数据传输速率和存储时间都与 PATA (IDE) 产品差不多。也就是说，单纯更换接口，对速度的提升尚未显示出太大的帮助，笔记本硬盘的瓶颈并不是在接口上。它主要的好处是使用方便、接口简单而且支持热插拔。

现在，日立和富士通都跟随 Sonoma 的步伐发布了新一代的 SATA 硬盘，有测试报告称速度达到了 30MB/s。然而在其昂贵的价格面前，SATA 笔记本硬盘的优势还很微弱，甚至没有。但我们必须得承认，笔记本全面进入串行时代，是无法扭转的历史进程。SATA 硬盘的普及，也会是必然。

第 5 页：南桥：从 PCI 到 PCI-EXPRESS

PCI 是外设的最主要通道，几乎所有的外围设备都能通过 PCI 来实现其功能。对笔记本通常而言，主要挂有 CARDBUS、MINI PCI、网卡，或者电视卡。而对于这些设备的物理连接，我们也将在下篇中具体谈到。

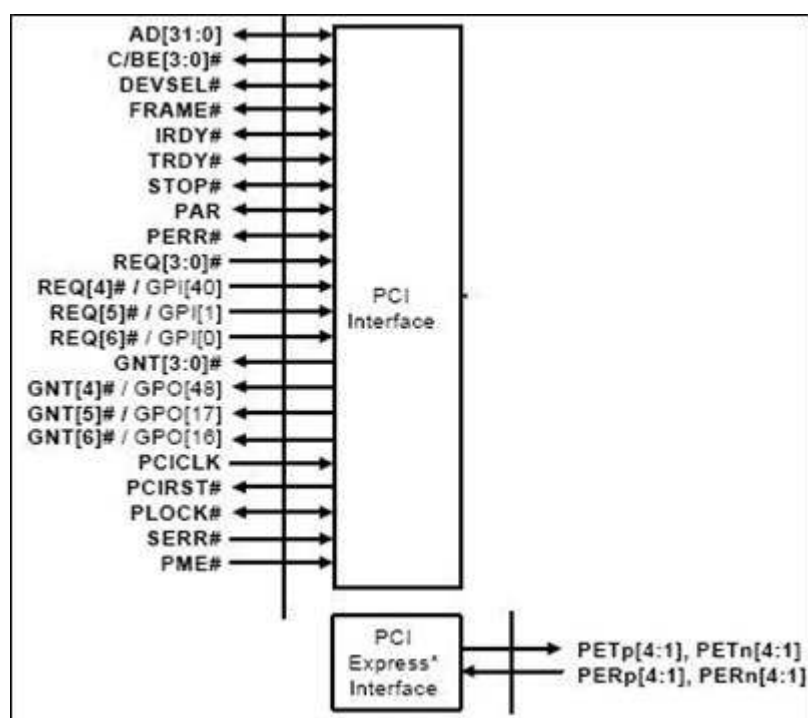


由于 PCI 只是跑在 33MHZ 上，所以它的布线比较宽松，并不需要严格的控制。而对于最新的 ICH6 已经开始支持 PCI-Express，相对 PCI 原来的近 60pin，PCI-Express 的引脚只有区区四根。这对于硬件的设计来说是个绝对的好消息，PIN 脚越少，越不容易出错啊！更重要的是，PCI EXPRESS 并不需要像 PCI 那样指定 PCI 设备的中断和中断响应，对于 BIOS 和硬件工程师来说就少了需要共同协商的部分，加快了开发的进程。

笔记本上我们看不到 PCI-E，我们来看看台式机吧，反正通道的原理是一样的。



由上到下分别是：PCI-Express 16X，PCI-E *2，PCI 总线*3。可以看到 PCI-E 比传统的 PCI 总线的 PIN 数要少太多了。下图是 PCI 和 PCI-E 的对照表，大家可以看到两者的区别：

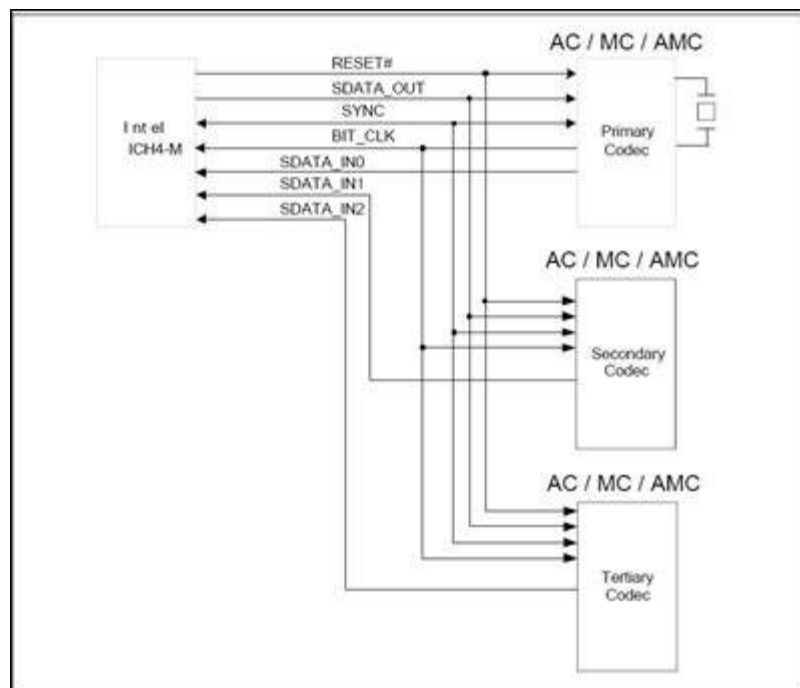




ICH6 提供了 4 组 PCI-Express 接口，理论上至少可接 4 个 PCI-Express 设备（我是没碰到过，实在是因为用不了那么多，呵呵）。

第 6 页：AC97 Modem BMDc 您又了解多少？

AC' 97 是 Audio Codec' 97 的缩写，它所定义的是一种在主流 PC 中实现音频特性的方法，后来又扩展了实现 Modem 的功能。AC' 97 利用核心芯片组的功能和外围的模拟设备共同实现音频卡/Modem 的功能。下图 AC97 接口是示意图：



我们看到南桥输出 7 个信号，从上到下分别是复位、输出、同步、时钟，以及三个输入信号。按图中的意思，AC97 接口至少可以接 3 个设备，共用复位、输出、同步、时钟四个信号，但输入信号各自独用。一般情况下，我们常接入的是 D/A 转换（SDATA_IN0，数字信号转成模拟的音频信号）和 Modem（SDATA_IN1）两个设备，保留了第三个设备接入的能力。

下图是笔记本上 AC97 的接口，如今已经是通用的接口了。



笔记本上的 Modem(AC97)接口

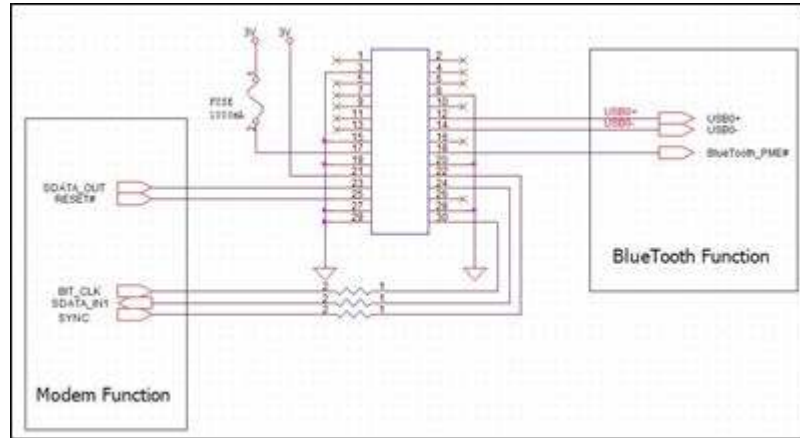
AC97 单元在主板的设计上并不困难。但由于音频是模拟信号，而且由我们的耳朵直接聆听，所以如果走线不合理的话，就有可能引发干扰声。另外，如果处理不好干扰的话，也会影响 Modem 的拨号速度。所以一般在做 PCB 布线的时候，会在音频解码器的范围内禁止走高速的信号，比如网卡，USB 等等。并且需要严格把 AC97 的解码器的数字和模拟部分分开，最后，在解码器的下方的一般都会加上一大块的铜作为模拟地以将干扰减小到最低。

至于如 IBM 的高档机型上用的 Modem/BlueTooth 的 Combo 卡（炒的比较热的 BMDC 卡），其实是利用在 AC97 的接插件上空余的 pin，接上了 USB 的线路（2 根而已），然后通过 USB 总线来连接 BLUETOOTH，这根我们常用的 USB 蓝牙其实是一样的，可见其成本并不高。笔者参与设计的几个项目都是用 AC'97 来扩展蓝牙的。



IBM 的 Modem/蓝牙 Combo 卡

下图是 AC97 接口的 PIN 脚功能图，我们看到左边部分的 PIN 是连接到南桥的 AC97 接口，而右边则是蓝牙的功能块。除此之外还有很多空余的 PIN 脚，BMDC 正是通过这些空余的 PIN 实现 Modem、蓝牙二合一的。



BMDC 接口的线路图

如果要利用 MINI-PCI 的空余 PIN 来做的话也是可行的，这样的话也就是 Wireless/Bluetooth Combo 卡了，而且理论上来说，做成 Wireless/Bluetooth Combo 更方便，不仅是因为 MINI-PCI 的空 PIN 更多，而且其空间也越大。不过由于迅驰技术的限制，如果不使用 Intel 的无线网卡，就不能打上迅驰的标签。而 Intel 的无线网卡是不大可能集成蓝牙功能的，所以现在 Wireless/Bluetooth Combo 卡并不多见。

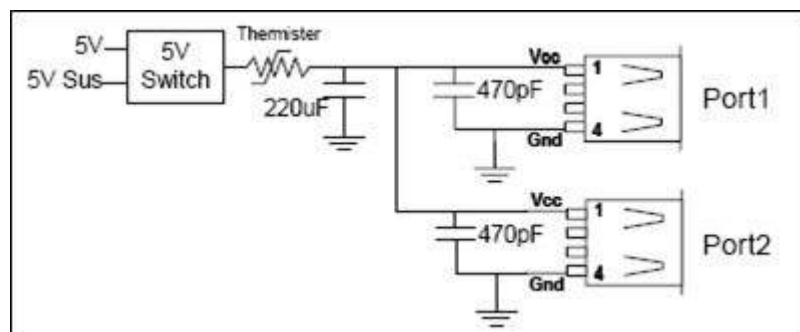


MINI PCI 的无线网卡。看看，是不是空间更大？：)

USB, Universal Serial Bus (通用串行总线)。我们知道，我们现在用的 USB 口上有 4 个引脚。其中中间两根是从南桥引过来的信号线。另外两个边上的则是一个正 5V，一个接地。下面是 USB 口的接口具体定义：

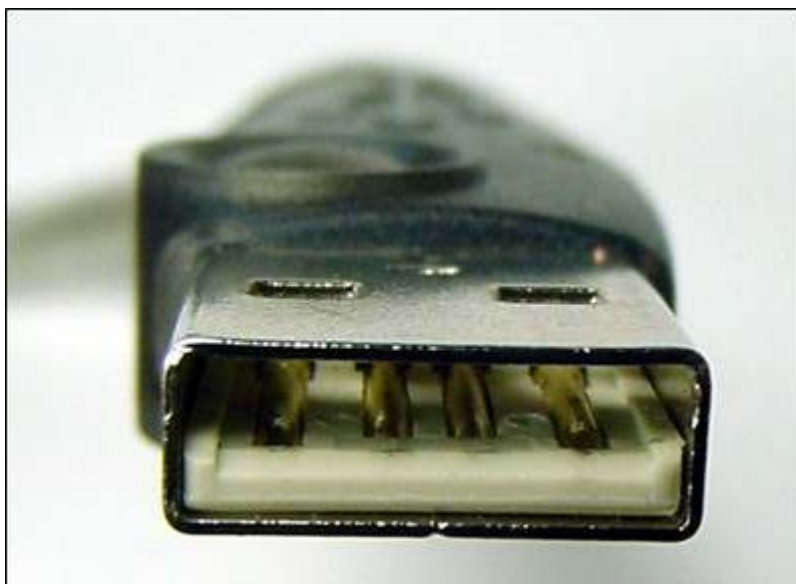
Pin	Name	Description
1	VCC	+5 VDC
2	D-	Data -
3	D+	Data +
4	GND	Ground

其中供电的时候一般由一颗 IC 来控制电流的大小，当超过预定的电流时候（USB1.0 为 500MA，2.0 则是 720MA），改 IC 会给出一个 OC#（OVER CURRENT，过流）信号给南桥，南桥切断 USB 口的信号，从而保护南桥内部的寄存器和整机的安全。INTEL 推荐使用专门的 IC 来切断电压，这样能更好的保证机器的稳定性。图中的 5V Switch 就是供电 IC：



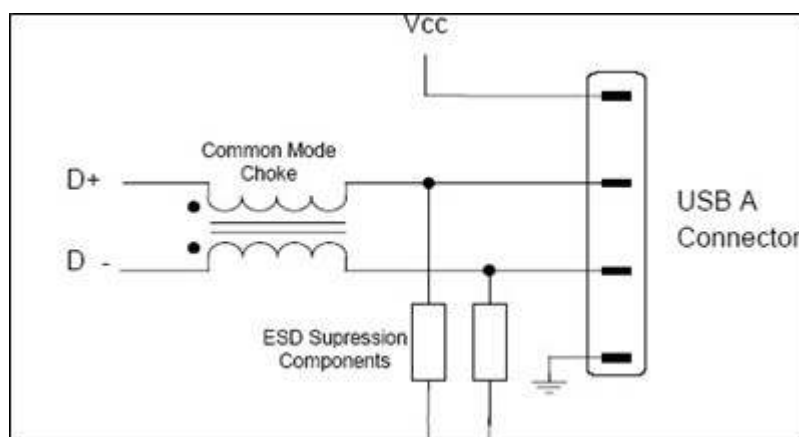
USB 的保护电路

仔细看一下 USB 口，其中间两根信号线比较短，而电源线则比较长。这样的设计是使 UBS 口在插入的时候先接通电源，后接通信信号。个人以为这样的设计是为能保护南桥内部的寄存器不会受到冲击电流的影响。



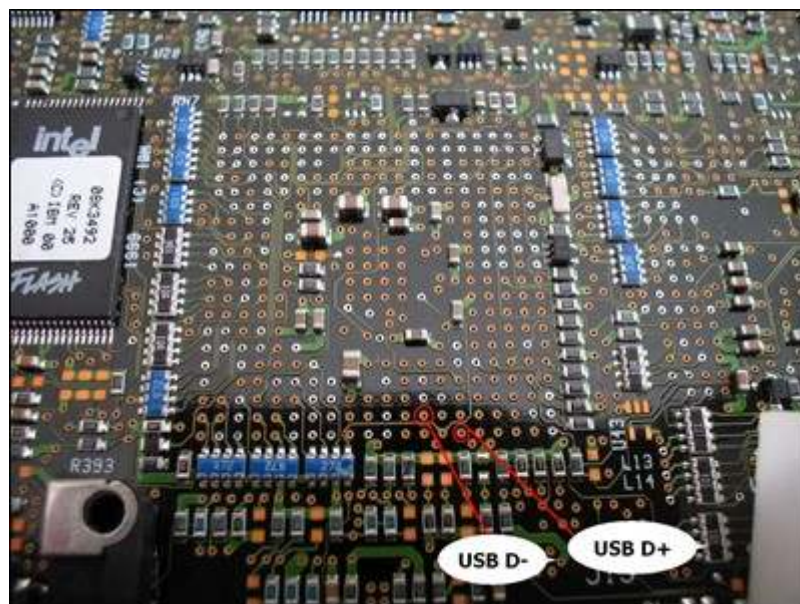
由于 USB 的高速性，特别是 USB2.0 的发布，更加剧了这分布线的难度。对 EMI 工程师来说，为了通过 EMC 验证，必定是线越短越好。而对硬件和机构工程师来说，有时候这点并不能满足……所以冲突是难免的。

下图是为解决 USB 的 EMI/EMC 问题设计的电路，也是 INTEL 的建议线路。其中 USB+/- 是直接从南桥引出来的，通过一个共模电感输出到 USB 口，提高整机线路的 EMI/EMC 性能。



USB 的 EMI 保护

所以说我们常看到一些网络上的高手直接从南桥引出 USB 信号线来实现 USB 扩展其实是比较不规范的哦，至少 EMI/EMC 肯定过不了，呵呵。当然，能直接从南桥引出 USB 的信号线对于业余者来说已经是非常不简单了，而且对于个人用户来说，EMI/EMC 的需求就并非那么强烈了，所以这样做是完全可行的。



上图是某些发烧友为 IBM THINKPAD 600X 加装第二个 USB 口的图，图中他们已经标出了南桥引出的 USB 信号线。

第 8 页：小结及下期预告

限于篇幅，《从硬件研发的角度看笔记本》中篇在这里就结束了。在这里，我们谈到了现今笔记本的基本架构以及在设计时候的方方面面，对一些简单问题的深入了解等等。我相信各位读者仍然意犹未尽，而在下篇中，我们会讨论一些更深层次的技术问题，主要包括如下几个方面：

- 1，系统总线，SMBUS/I2C 总线。正是它实现了对内存的 SPD 数据的读取。
- 2，BIOS 的物理载体??EC。
- 3，PCI 设备，包括网卡，MINI-PCI，PCMCIA 的物理连接。
- 4，时钟信号以及理论上的笔记本超频实现方法。
- 5，CPU 的核心电压控制，频率控制等。
- 6，CPU 的热保护系统，具体分析其各个状态下的工作情况。
- 7，电源部分的冲放电分析，这部分会比较简单。
- 8，超详细的整机逻辑开机/待机/关机过程，我相信这部分内容你到任何一个网站都不可能看到哦。

相信各位读者对这些也会比较有兴趣，如果有需要知道其他方面的，可以在下面的评论中写出来，如果我也懂的话会加到下篇中去，如果我也不懂，那就……没办法了。最后，下篇的推出时间会是在下周一，敬请期待！

第 1 页：BIOS EC 电源管理之间的关系

所所开篇：今天本系列教程的下篇，到今天工程师权威揭密系列的教程就告一段落了。随后大家可以通过访问我们的[专题](#)页面来随时温故知新，下面一起来看下篇吧。

我们常会听到某些高手说“改一下 COMS 设置”云云，我们现在就来谈谈 BIOS（CMOS）。

BIOS（Basic Input/Output System，基本输入输出系统）在整个系统中的地位是非常重要的，它实现了底层[硬件](#)和上层操作系统的桥梁。比如你现在从光盘拷贝一个文件到[硬盘](#)，您只需知道“复制、粘贴”的指令就行了，您不必知道它具体是如何从光盘读取，然后如何写入[硬盘](#)。对于操作系统来说也只需要向 BIOS 发出指令即可，而不必知道光盘是如何读，硬盘是如何写的。BIOS 构建了操作系统和底层硬件的桥梁。

而我们平时说的 BIOS 设定仅仅是谈到了其[软件](#)的设定，比如设置启动顺序、禁用/启用一些功能等等。但这里有一个问题，在硬件上，BIOS 是如何实现的呢？毕竟，软件是运行在硬件平台上的吧？这里我们不能不提的就是 EC。



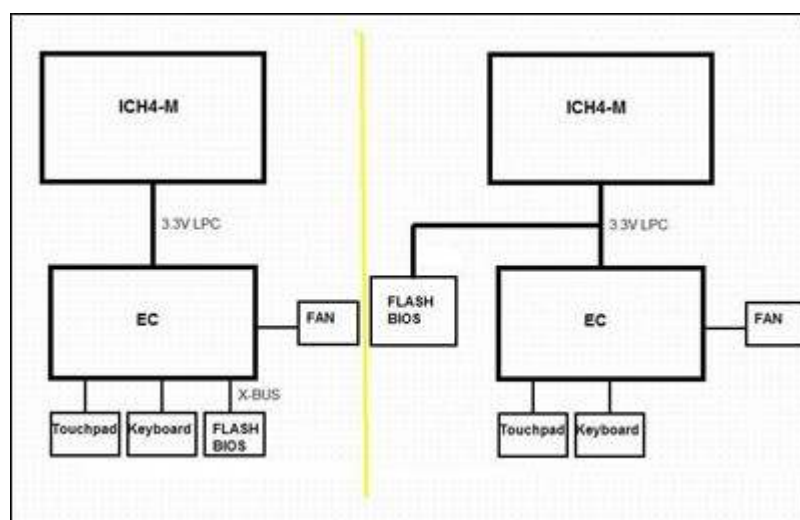
这是日立 H8 的 DEMO 板和其宣传画



WINBOND 的 EC

EC (Embed Controller, 嵌入式控制器) 是一个 16 位单片机, 它内部本身也有一定容量的 Flash 来存储 EC 的代码。EC 在系统中的地位绝不次于南北桥, 在系统开启的过程中, EC 控制着绝大多数重要信号的时序。在笔记本中, EC 是一直开着的, 无论你是否在开机或者是关机状态, 除非你把电池和 Adapter 完全卸除。

在关机状态下, EC 一直保持运行, 并在等待用户的开机信息。而在开机后, EC 更作为键盘控制器, 充电指示灯以及风扇等设备的控制, 它甚至控制着系统的待机、休眠等状态。主流笔记本系统中, EC 在系统架构中的地位如下图:



现在的 EC 有两种架构, 上图左边是比较传统的, 即 BIOS 的 FLASH 通过 X-BUS 接到 EC, 然后 EC 通过 LPC 接到南桥, 一般这种情况下 EC 的代码也是放在 FLASH 中的, 也就是和 BIOS 共用一个 FLASH。右边的则是比较新的架构, EC 和 FLASH 共同接到 LPC 总线上, 一般它只使用 EC 内部的 ROM。至于 LPC 总线, 它是 [INTEL](#) 当初为了取代低速落后的 X-BUS 而推出的总线标准。

EC 上一般都含有键盘控制器, 所以也称 KBC (Keyboard Controller)。

那 EC 和 BIOS 在系统中的工作到底有什么牵连呢? 在这里我们先简单的分析一下, 具体的过程在本文的最后会详细介绍。

在系统关机的时候, 只有 RTC 部分和 EC 部分在运行。RTC 部分维持着计算机的时钟和 CMOS 设置信息, 而 EC 则在等待用户按开机键。在检测到用户按开机键后, EC 会通知整个系统把电源打开 (这部分在最后详细介绍)。CPU 被 RESET 后, 会去读 BIOS 内一个特定地址内的指令 (其实是一个跳转指令, 这个地址是由 CPU 硬件设定的)。

这里开始分两种情况, 对于上图左边的结构: CPU 发出的这个地址通过 FSB 到北桥, 然后通过 HUB-LINK 到南桥, 通过 LPC 到 EC, 再通过 X-BUS 一直到达 BIOS。在 CPU 读到所发出的地址内的指令后, 执行它被 RESET 后的第一个指令。在这个系统中, EC 起到了桥接 BIOS 和南桥 (或者说整个系统) 的作用。

对于上图右边的结构：在这地址南桥后，会直接通过 LPC 到 BIOS，不需要 EC 的桥接。

这里需要说明的是，对于台式机而言，一般是不需要 EC 的。这里原因有很多：比如台式机本身的 ATX 电源就具有一定的智能功能，他已经能受操作系统控制来实现待机、休眠的状态；其次由于笔记本的键盘不能直接接到 PS/2 接口，而必须接到 EC 之上；还有就是笔记本有更多的小功能，比如充电指示灯、WIFI 指示灯、Fn 等很多特殊的功能，而且笔记本必须支持电池的冲放电等功能，而智能冲放电则需要 EC 的支持；另外，笔记本 TFT 屏幕的开关时序也必须由 EC 控制。这些原因导致了笔记本使用 EC 来做内部管理的必要性。

总体来说，EC 和 BIOS 都处于机器的最底层。EC 是一个单独的[处理器](#)，在开机前和开机过程中对整个系统起着全局的管理。而 BIOS 是在等 EC 把内部的物理环境初始化后才开始运行的。

看到这里，我想大家也明白 EC 到底是何方神圣。如果说 BIOS 是底层系统的话，那 EC 似乎更加底层。

在南桥上还有一个功能块就是电源管理单元（PM，Power Management）。

一般来说，他和 EC 来共同配合完成。这里包括从开机（power button）键按下后，启动，待机，休眠，关机的全部功能。还包括对背光亮度，声音等的控制等等。

至于现在 Intel 的 Speed Step 技术，也有部分功能是透过南桥来实现的（南桥发送 SLP、STPCLK（sleep，Stop Clock）来实现睡眠、深睡眠等）。

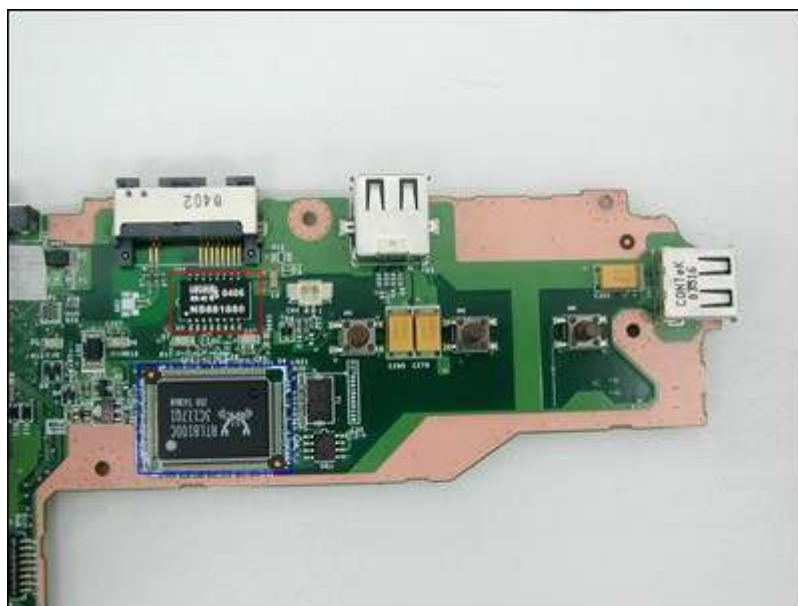
这部分的设计比较简单，只需要点到点的连接南桥和 CPU 即可。

第 2 页：PCI 设备：网卡 1394 的不同接法

在台式机上，我们常听到关于集成网卡这个说法。而对于笔记本来说，网卡一般都是集成在主板上的，进入 PIII 时代以后，就显有无内建网卡的机器了。对于笔记本网卡来说（不考虑 PCMCIA 的网卡哦），一般有两种接法。

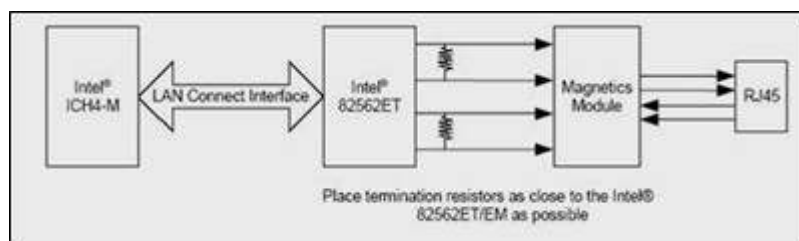
首先我们把网卡分成两个部分。学过网络技术的读者可能都很清楚，现在的 LAN 都属于 802.3 的协议。而这个协议的物理实现却并非那么简单，需要分成两个部分。一部分是 MAC 控制层（Media Access Controller 媒体接入控制器），作用是根据 802.3 协议来做运算（采用 CSMA/CD 算法），另一部分是物理连接层（PHY）作用是根据 MAC 的算法得出的处理结果，接收和发送数据。

首先我们谈第一种，走 PCI 总线的网卡。如果这样接的话跟台式机的网卡唯一的区别就是把台式机的 PCI 网卡直接做到主板上。这颗走 PCI 的网卡芯片内部整合了 MAC 和 PHY 功能。实际使用中，高档一些的笔记本会采用 INTEL 的网卡，低档一些的就会用 REALTLK 或者 VIA 的芯片。当然，INTEL 网卡的传输效率确实也比较高。



上图蓝色框内的就是 PCI 的网卡（REALTLK8100C）

第二种则是“真正集成”的网卡，MAC 层部分被做到了南桥里面，然后需要用一个外围电路（PHY）来配合南桥里的 MAC 来实现网卡的功能。



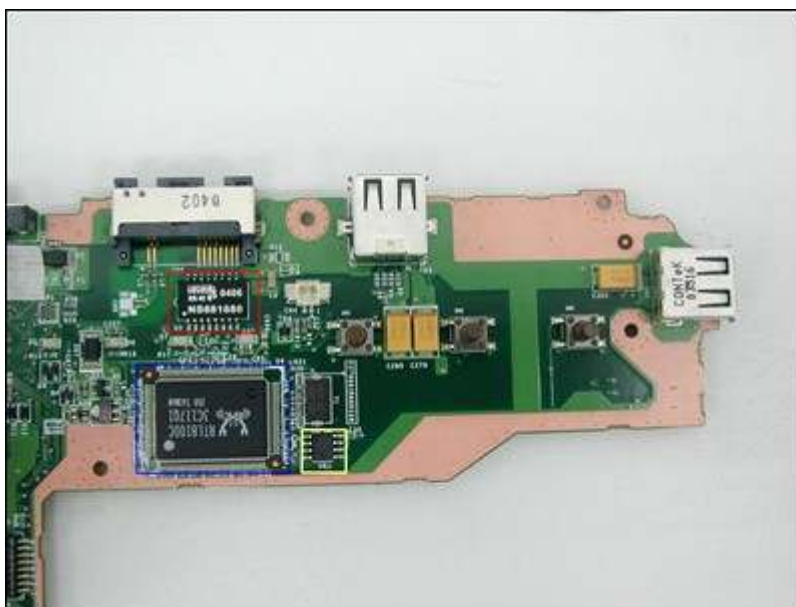
如图，南桥内部的网卡 MAC 输出一组信号线（称为 MII 总线），连接 PHY（上图中的 Intel 82562ET），然后引出 RX+-和 TX+-两对差分线，透过 Transformer 来控制 EMI，然后输出到 RJ45 接口即刻。这里的 Transformer 的结构跟中篇里的 USB 的共模电感相似，作用也相似。上面的 REALTLK8100C 的那张图中，红色框内就是 Transformer。经过 Transformer 的信号线必须以最短的距离接到 RJ45 接口上以减少干扰，所以它离和 RJ45 的距离是必须被严格控制的。



INTEL 的网卡 PHY（82562ET）

那么 MAC 地址是什么呢？MAC 地址是区别网络设备的唯一物理标志，理论上，世界上任何一个网络设备的 MAC 应该都是不同的。那么网卡的 MAC 地址到底放在哪里呢？

对于走 PCI 总线的网卡，一般会在网卡上挂一个小小的 E2PROM 来存储，里面烧有 MAC 地址以及一些厂商信息。而对于用 PHY 来连接的网卡，会把 MAC 地址信息放在挂在南桥上的 E2PROM（因为网卡的 MAC 控制器在南桥）。



上图中黄色框内的 U6 就是 E2PROM，用以纪录网卡的 MAC 地址。

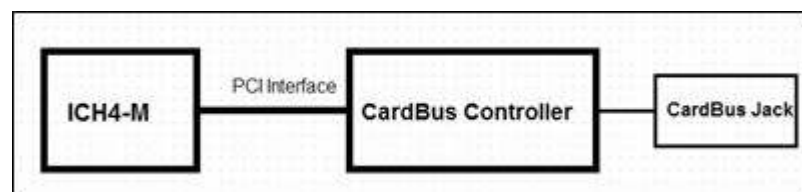
而 1394 和网卡的构建形式差不多，也是由 MAC 控制器和 PHY 来构成。其原理和布线准则也和网卡类似，笔者就不多费笔墨了。

第 3 页：PCI 设备：PCMCIA, Mini PCI

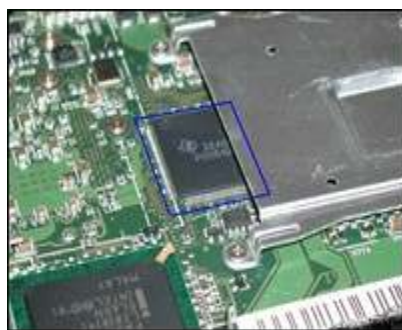
1989 年由 200 多家公司确立了 PCMCIA(Personal Computer Memory Card International Association)标准，最初只是用来扩展内存，91 年后随着 I/O 设备扩展需求，多种设备都被做成了 PCMCIA 接口，PCMCIA 成为了笔记本最重要的扩展插槽。PCMCIA 的成长史几乎是整个笔记本电脑产业的成长史。那 PCMCIA 到底是如何实现的呢？

实际上，PCMCIA 的实现方法并不复杂，把南桥的 PCI 总线拉到 PCMCIA 控制器，然后从 PCMCIA 控制器就能输出 Cardbus，接上标准的 PCMCIA 接口就可以了。

下图就是 PCMCIA 的框图：



实际上在设计的时候，CardBus Controller 的设计厂商都已经对其开发作好了一整套的外围电路，OEM 厂商只需要简单的按标准电路做简单的修改即可（比如一些降低成本的动作）。一般来说，CardBus Controller 有 TI，RICH0，ENE 等几家可以选择。

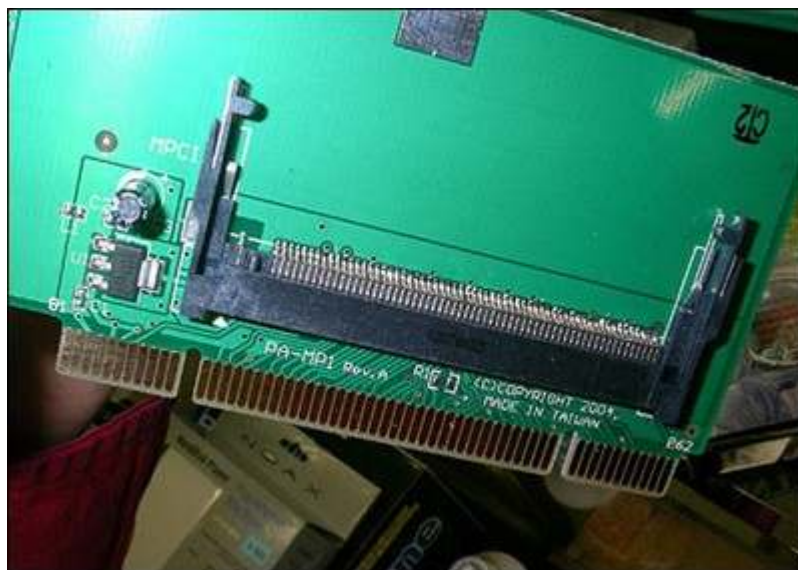


如图是 IBM R40 采用的 TI 的芯片 PCI 1510 控制器和 NEC 的某款产品，采用理光 R5C551 的 CardBus 控制器。

对 CardBus 一些其他分析可参考《权威揭密 从成本分析看低价笔记本猫腻》一文，<http://www.pcpop.com/nb/04/12/56526/1.shtml>。

至于 mini PCI 则更加简单了，只需把南桥的 PCI 总线点到点的接到 mini PCI 的接口上即可。顺便说一句，mini PCI 和台式机上的 PCI 的物理定义是一致的，不同的仅仅是插槽不一致而已。

我们见到过为了台式机上为了使用 Mini PCI 接口的无线网卡而出现的转接卡：



我们看到，这样的转接板也是非常的简单，除了一些用以稳压用的元器件外没有任何用以信号转换的芯片。这也从侧面说明了 Mini PCI 只是 PCI 的翻版。

第 4 页：笔记本也可以超频么？

所有的数字电路都需要依靠时钟信号来使组件的运作同步，每单位时间内电路可运作的次数取决于时钟的频率，因此时钟运作的频率即被大家视为系统运作的性能指针。在笔记本的内部，时钟都是有一颗 Clock Generator 来产生的。

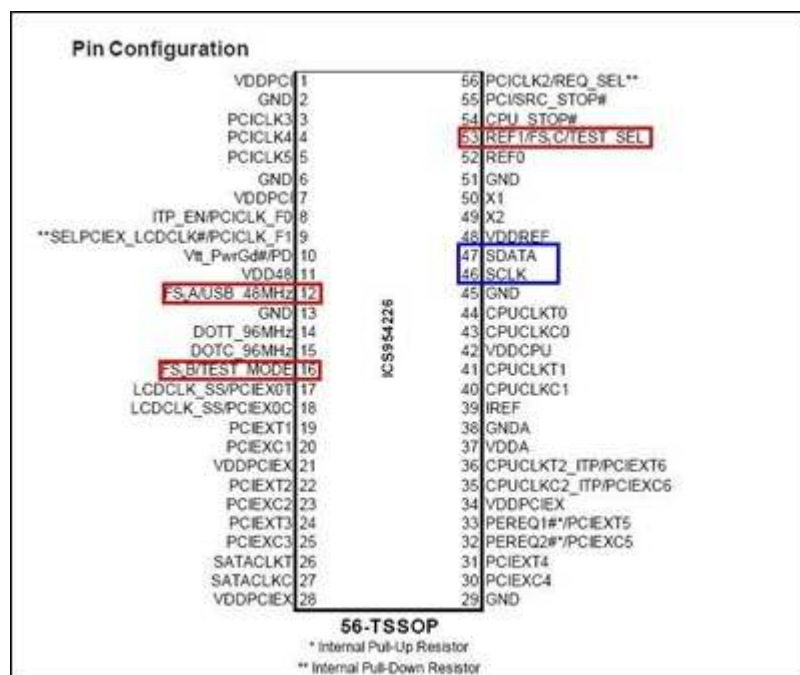


上图中，大颗的是 Clock Generator，小颗的是 14.318Mhz 的晶振

一般来说这颗 IC 自身采用 14.318Mhz 的晶振来产生个部分需要的频率。系统的各部分频率分别是：CPU-100M，南桥/北桥- 66M，AC97-14M，LAN-25M，PCI CLK-66M，USB-48M 等等。南桥由于设备的多样性，可能同时需要 66/14/48/33 等频率，这主要看各种南桥的 Specification（规格）和你采用的功能来决定（比如你需要加一个 Super I/O 来增加一个红外口，那么你需要加一组 14.318Mhz 频率来提供给 Super I/O）。

如果我们仔细研究一下这颗时钟芯片的规格书，我们会发现，控制其输出频率高低的有三个 PIN，通过这三个 PIN 的高低电平，我们可以获得不同的频率输出。

我们举个例子，ICS954226 这颗芯片是为 P4-M 和 P-M 系统设计的时钟芯片，它的 PIN 图如下：



其中红色框内的就是可以用来调整系统时钟频率的跳线，具体的对应表如下图：

FS _L C B6b2	FS _L B B6b1	FS _L A B6b0	CPU MHz	PCIE_X MHz	PCI MHz	REF MHz	USB MHz	DOT MHz	Spread %
0	0	0	266.66	100.00	33.33	14.318	48.00	96.00	0.5% Down
0	0	1	133.33	100.00	33.33	14.318	48.00	96.00	0.5% Down
0	1	0	200.00	100.00	33.33	14.318	48.00	96.00	0.5% Down
0	1	1	166.66	100.00	33.33	14.318	48.00	96.00	0.5% Down
1	0	0	333.33	100.00	33.33	14.318	48.00	96.00	0.5% Down
1	0	1	100.00	100.00	33.33	14.318	48.00	96.00	0.5% Down
1	1	0	400.00	100.00	33.33	14.318	48.00	96.00	0.5% Down
1	1	1	200.00	100.00	33.33	14.318	48.00	96.00	0.5% Down

红色框内是 P-M 采用的数据

至此我想各位也都明白，只要研究一下时钟芯片的跳线，并调整跳线就可以改变 CPU 的外频和主频。这实在让人兴奋！

不过在实际上并非那么简单。因为单纯的提高时钟频率必然导致整机功耗的偏大，发热必将严重。而笔记本电脑在散热方面基本没有 DIY 的可能性。这样，散热在这里就成为比较突出的问题。

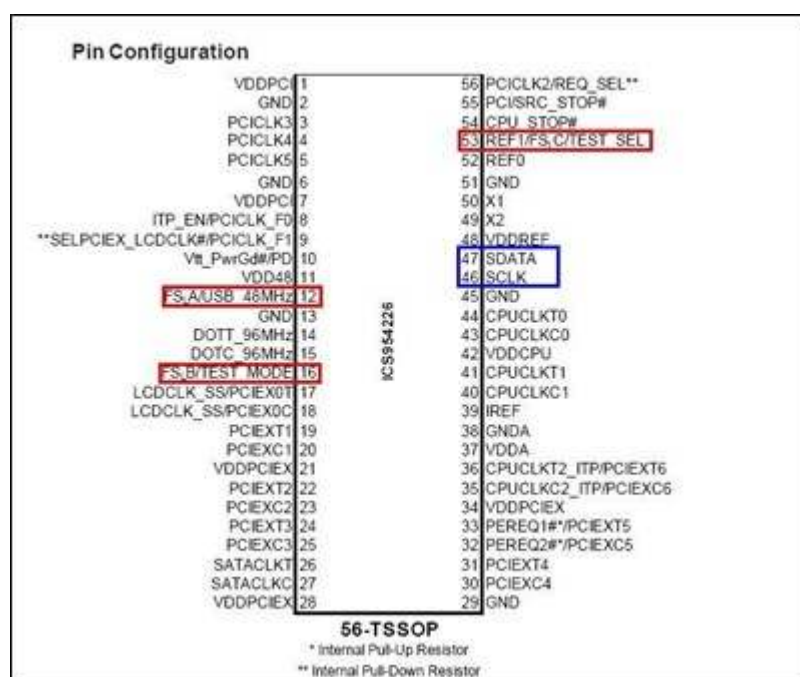
在调整时钟的时候，我们也必须考虑到北桥对 FSB 的承受能力，超负荷的运作可能会导致北桥不堪重负而发生问题。

在老式的主板上，我们需要多考虑一个问题。因为其各个组件都有其固定的工作频率，而各个总线的工作频率和系统的频率大部分都维持固定的比例来工作。换句话说，传统的时钟发生器通常是以 CPU 的外频作为基准频率，通过固定比例的除频，产生其余外设所使

用的时钟。所以当使用者调高 CPU 外频的同时，总线及外设的时钟也会等比例地被提升，有的时候 CPU 尚未超出其工作极限，反而是外设承受不了过高的频率而罢工了。

而在设计时，为了使同一款频率发生器能在更多的系统上使用，新一代的时钟发生器将 AGP/PCI 等总线的频率，采用与 CPU 外频“异步”的设计方式，使用者就可以自由设定 AGP/PCI 的工作频率，以符合外设的工作需求。如上图中我们可以看到，我们改变 CPU 外频的同时并未改变 PCI 等传统外设的工作频率，这无论对设计者来说还是超频爱好者而言都具有方便性。

除了玩跳线以外，这颗时钟发生器配备有 SMBus (System Management Bus) 接口，可由 BIOS 直接控制，甚至不用拆机壳，只需坐在计算机面前，通过键盘及屏幕，即可随意调整系统工作频率了。图中蓝色框内的就是 SMBus 的接口。



通过 SMBus 我们可以以极小的线性级距微调 CPU 的外频(以 MHz 为单位)，不像以往的跳线设定方式，一下子从 100MHz 直接跳至 133MHz，CPU 容易超出其极限而导致当机。但很遗憾，笔记本电脑在设计之时就已经确定了其最稳定的工作频率，可以频率调节的 BIOS 版本仅会存在于测试样机，而绝不会留给使用者在 BIOS 里超频的可能。

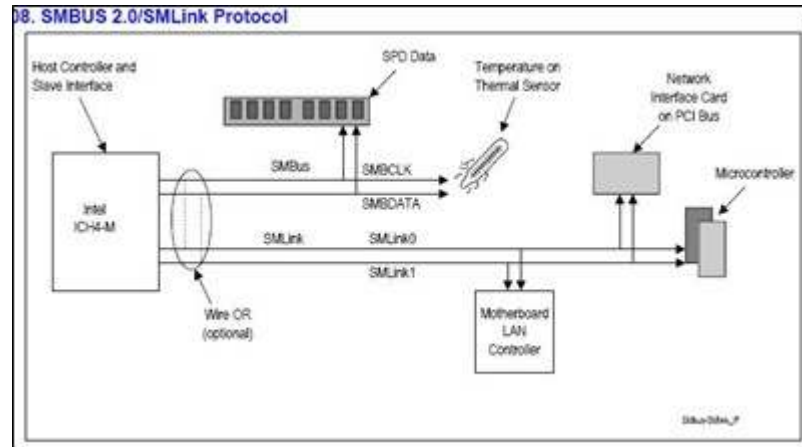
第 5 页：SMBus 2.0/I2C Bus

上页我们提到了 SMBus，相对前面说 FSB，USB，PCI 等总线，SMBUS2.0 的速度实在是低的可怜（不过反正它也不需要那么高的速度）。但其作用却不可小视。简单的说，SMBUS 是一种慢速的系统总线，他为整个系统提供基本的运行信息。

我想稍有内存知识的朋友都知道，内存上有 SPD 来纪录内存的容量，厂商等信息。而这些信息就是靠 SMBus 来读取的。另外，SMBus 也可用来做 CPU 温度检测之用。在新型的

笔记本或者台式机的设计中，Clock Generator 的频率控制也可以用 SMBus 来调整，以达到线性、平滑的超频（当然，在笔记本中……这就只可能出现在工程样机中了）。

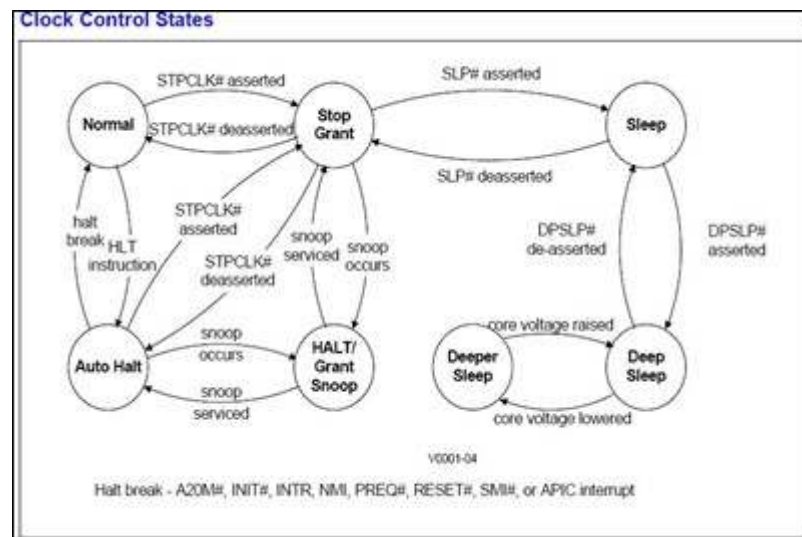
下图是具体的逻辑图，注意是 SMBus 哦，不是 SMLink 哦。



其实在笔记本电脑内部，有不只一根的系统总线。比如说侦测电池信息的 SMBUS 等。笔者对这方面的信息笔者知之甚少，仅在此抛砖引玉了，有兴趣的朋友可以自己去搜索。

第 6 页：CPU 的核心电压，如何变化？主频如何自适应？

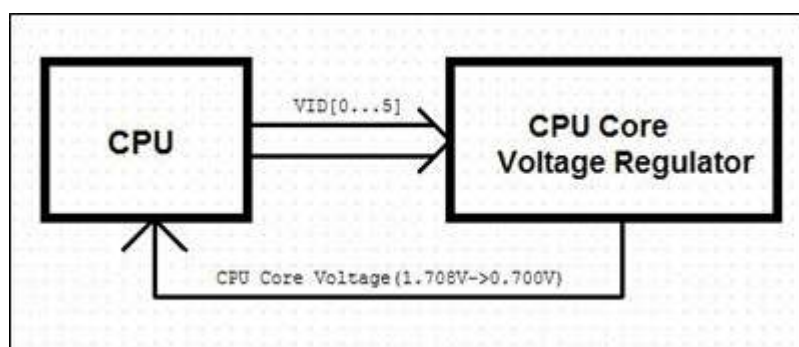
可能大家都知道，现在的 CPU 有频率的自动调节功能以满足性能/电池续航的最佳平衡。那么如何调节呢？我们看一下下面这张图，它说明了 CPU 在各个状态间的切换：



我们看到，CPU 具有相当的智能，它会对当前的负荷量做一个检测，如果要求的处理量不大的话就自动进入 Auto Halt, Stop Grant 等状态，如果发现负荷量还是偏小的话，南桥会发出一些 SLP 或 DEEP SLP 信号（分别代表睡眠，深睡眠）来通知 CPU 进入睡眠、深睡眠状态。

而在 DEEP SLP 情况下，如果 CPU 的运算量还是偏小，那么 CPU 就会发出 VID 通知 CPU Core Voltage Regulator（CPU 电压产生器）降低当前的工作电压，在收到 CPU 发出的 VID 后，电压产生器就会输出想对应的 CPU CORE 电压，在得到降低的电压后，CPU 的频率会下降以达到低功耗的目的。而在这时候 CPU 进去的模式我们称为 DEEPER SLP（即更深的睡眠）。

至于 VID 和 CPU 的关系，我相信下面的图能给你比较直观的认识：



CPU 发出 VID 到 CPU Core Voltage Regulator，后者解码 VID 后，改变 CPU 的核心电压。以 Intel 的 Improved Enhanced SpeedStep 技术为例，在小于 1/2000 秒的时间里，自动电源识别系统(CPU 和南桥共同协作)和自动电压调整系统(CPU Core Voltage Regulator 系统)将使 CPU 的电压自动增加或者减少到最佳的值。由此不难看出，SpeedStep 技术能让 CPU 在最高性能模式和电池优化模式之间随意地切换或按用户的命令进行切换，而性能切换时，SpeedStep 技术可将处理器的功率降低 40%，同时仍保持 80% 的最高性能。

一般来说，这颗电压产生器会使用 MAXIM(美信)或者 ITSEL 两家。而在最新的 Sonoma 平台上，ADP 这家老牌的 IC 生产商也蠢蠢欲动。

第 7 页：充电电路，保护锂电池就靠它了

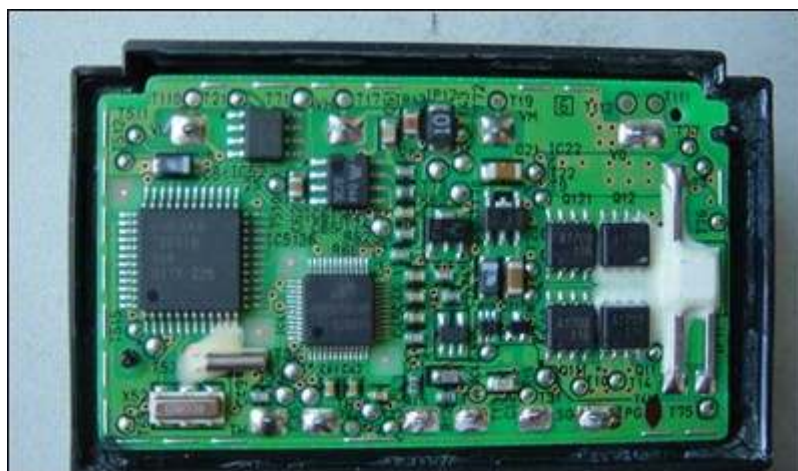
对于如今的笔记本电脑，都具有锂电池作为电源（在 03，04 年 HP 也曾推出过过时的镍氢电池作为电源以降低成本，但没多久就消失了）。

为了延长电池的使用寿命，除了要养成良好的电池使用习惯外，对锂电池的智能冲放电也非常重要。目前在笔记本电脑中，几乎都采用了“电池管理”和“充放电控制”两种芯片级管理系统。

其中“电池管理芯片”安置于笔记本电脑内部，该芯片的寄存器里存储着该台电脑所用锂离子电池的容量、工作温度、ID 系列号、充放电状态、充放电累计次数等重要信息。这些数据信息在使用过程中，需要根据实际情况不断地刷新。如图是 IBM T4X 系列采用的 ADP3806 充电 IC，由它负责对电池状态的监控。



而电池内置的“充放电控制芯片”最主要的作用，就是监视、控制电池的整个充放电过程并加以记录。



早期 IBM ThinkPad 电池控制电路

对于离子电池的整个充电过程，一般分为“恒流快速充电”和“恒压电流递减充电”两个阶段。所谓“恒流快速充电”是指在刚刚开始充电时，充电电流固定而充电电压跟随电池的端电压逐渐升高，直至达到标称电压的充电方式。当电池达到了端电压标准数值后，控制芯片会自动转入“恒压电流递减充电”阶段，此时充电电压将不会再继续升高，而充电电流则跟随电池容量的不断上升逐步递减，并最终达到零，如此便完成了电池的全部充电过程。

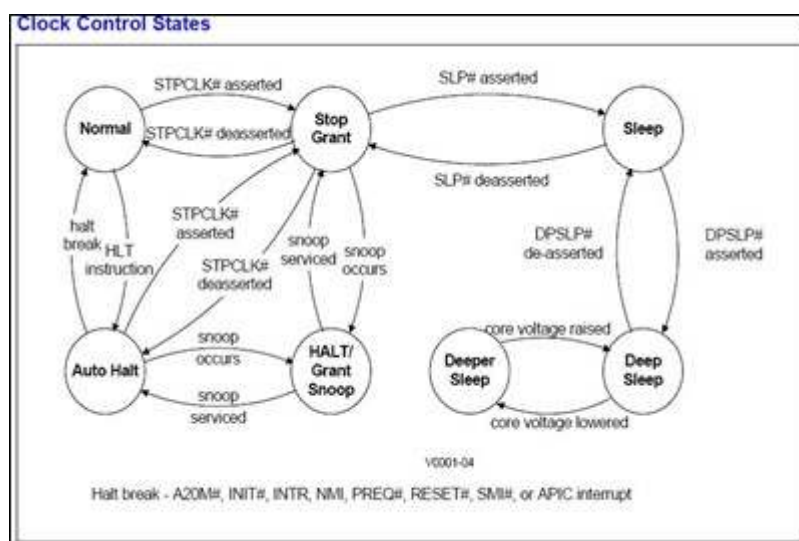
与此同时，在充电过程中所产生的充电电压、电流、时间等数据曲线，都将被记录在电池内的“充放电控制芯片”的存储器中。“电池管理芯片”就是通过调取这些数据，并通过抽样计算得出电池容量等数据，这便是我们在 Battery Information 里所读到的 Wh 数值。

对这部分内容，笔者并不是很清楚。这只是参考了网上的一些资料得出。如果有错误的地方，还请各位看官在文后提出。

第 8 页：重要的一环 热保护系统

对于 CPU 的散热，各家厂商可谓不遗余力了。我们曾在《权威揭密 重扣轰杀笔记本散热认知误区》里详细探讨过笔记本电脑对散热的控制。有兴趣的朋友可以再看一下那篇文章，我这里只做简单介绍，以保持本文内容的完整性。

CPU 对过热保护有两组信号。一组是由一根 CLOCK 一根 DATA 构成，它们不断的和 EC 进行串行通信，EC 根据 CPU 发来的信号得到 CPU 当前的温度，并调节风扇的速度来控制温度。当 CPU 温度升高到一定程度的时候，CPU 自动降低自身频率以控制热量。而当风扇在 CPU 降低频率的情况下仍不能控制住温度的时候，EC 会发出指令，主机重新启动。



而另一组名为 ThermalTRIP（图上标为 RESET），这个信号一旦发出，马上 RESET 主机，这个信号是由 CPU 直接发送到 EC 的 RESET 端，其功能是在 CPU 温度迅速升高，而风扇来不及发挥作用的时候，切断电源以保护 CPU。

一般而言，笔记本内部的有温度检测的就只有 CPU 一个。其他一些南北桥，显卡一般都没有温度检测系统。不过随着显卡的热量越来越大，在将来的系统中，我们很有可能会看到有温度检测的移动型显示卡（其实在 MXM 上已经有在设计了，只是显卡做在主板上的机器暂时还没有看到过）。

第 9 页：逻辑上的开机过程：预习

开机过程对于电脑设计是至关重要的。在笔记本电脑打好 PCB 后第一次开机时，如果电源的时序正确了，其他的问题都比较好解（一般来说时序正确的话机器都能开起来）。最怕的就是电源时序不对，机器开不起来，这才是最要命的。那我们现在就讲解一下笔记本电脑在硬件上的逻辑开机过程。

首先我们做一写预习工作，以方便读者的理解。在笔记本内部的电压有好几种，我们分别看一下。

首先是 RTC 电源，这部分电力是永远不关闭的，除非电池（纽扣电池）没电并且没接任何外部电源（比如电池和电源适配器）。RTC 用以保持机器内部时钟的运转和保证 CMOS 配制信息在断电的情况下不丢失；其次，在你插上电池或者电源适配器，但还没按 power 键的时候（S5），机器内部的开启的电称为 ALWAYS 电，主要用以保证 EC 的正常运行；再次，你开机以后，所有的电力都开启，这时候，我们称为 MAIN 电（S0），以供整机的运行；在你进待机的时候（S3），机器内部的电成为 SUS 电，主要是 DDR 的电力供应，以保证 RAM 内部的资料不丢失；而休眠（S4）和关机（S5）的电是一样的，都是 Always 电。其中，上文中括号内的是表示计算机的状态（S0-开机，S3-待机，S4-休眠，S5-关机）。

Voltage	S0	S3	S5	By
V_always	ON	ON	ON	X
V_SUS	ON	ON	OFF	SLP_S5# SLP_S4#
V_Main	ON	OFF	OFF	SLP_S3#
RTC	ON	ON	ON	X

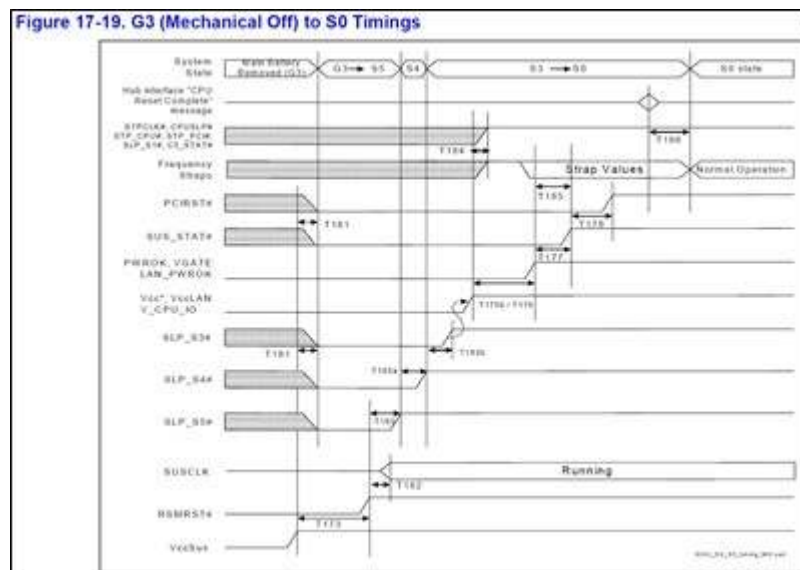
Power Stauts

上图是对上面这段话的总结，我想应该很容易明白。其中最后一列指的是其电压开启的控制信号，这点下面会讲到。至于为什么这里没有 S4，即休眠状态，是因为在 S4 状态和 S5 状态下，系统开启的电是一样的，所以就没必要增加一组控制电路。

第 10 页：逻辑上的开机过程：从接上电源一直到进入 BIOS

OK，现在我们假设没有任何的电力设备在供电（没电池和电源），这时候，机器内部只有 RTC 电路在运作，南桥上会接有一个 3V 的纽扣电池来供给 RTC 电力，以保持内部时间的运行和 CMOS 信息。

下图是南桥的启动时序：



根据前面的 Power Status, 我们来分析一下开机的过程。在插上电池或者电源的时候, 机器内部的单片机 EC 就 Reset 并开始工作, 等待用户按下 Power 键。在此期间的时序是: ALWAYS 电开启以后, EC Reset 并开始运行, 随后发给南桥一个称为 ‘RSMRST#’ 的信号。这时候南桥的部分功能开始初始化并等待开机信号。这里要注意, 这时候的南桥并没有打开全部电源, 只有很少一部分的功能可用, 比如供检测开机信号的 PWRBTN#信号。

在用户按下 Power 键的时候, EC 检测到一个电平变化 (一般时序是: 高-低-高), 然后发送一个开机信号 (PWRBTN#) 给南桥, 南桥收到 PWRBTN#信号后依次拉高 SLP_S5#, SLP_S4#, SLP_S3#信号 (他们作用参看上页的图), 开启了所有的外围电压, 主要是+3V, +5V 以及 DDR2.5V 等, 并发送 PM PWR0K 信号, 这信号表明外围电源正常开启。



看似简单的开机在设计者眼里并不简单

PM PWR0K 将作为一个使能信号发送到 CPU 外围 VCCP 的电压 Generator，并开启 VCCP。在此之后，VCCP Generator 会发出 CORE_VR_ON 来开启 CORE VR（即 CPU 的核心电压）。至此，整机的电压已经全部开启。

在用 VR_PWRGD_ICH 这个信号通知南桥 CORE VR 成功开启后，南桥会发出 PCI_RST# 信号到 PCI 总线，于是总线上的设备都被初始化（包括北桥），并同时发出 H_PWRGD 来通知 CPU 它的核心电压已经成功开启。然后北桥发 H_CPURST# 信号给 CPU，CPU 被 RESET，并正式开始工作。

CPU 余下的动作，请看本文的第一页。

第 11 页：逻辑上的开机过程：从开机如何进入待机 休眠呢

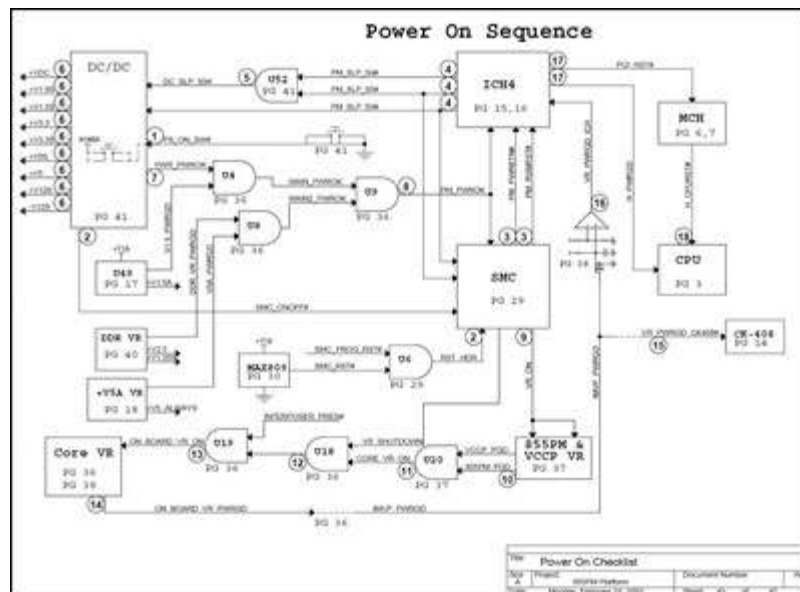
下图是整个系统开机流程图，大家可根据上文所说的进行比较。由于 INTEL 做的开机系统比较完善，而在实际设计中，RD 会省略不少步骤，以降低系统的复杂程度，同时降低成本。



在用户需要进入待机模式（S3）的时候，系统的 ACPI 和 windows 同时运作，拉低 SLP_S3#，并保持 SLP_S4#和 SLP_S5#被拉高，以关闭了 MAIN 电，系统则进入待机模式。

而在需要进入休眠或者关机模式时，同时拉低 SLP_S3#、SLP_S4#和 SLP_S5#，关闭除了 RTC 以外的电源。当然，在这一系列的过程中，需要操作系统和 BIOS 的共同协作，对硬件工程师来说，只需要保证在特定的状态保证特定的电压供给即可。

当机器要要从 S0 进入 S5，即关机的时候，也会有一定的时序进行，基本上就是前面时序的逆运行，笔者就不多费笔墨了。有兴趣的读者可去 INTEL 自己下载他们的规格书。



以上就是整个硬件的开机、进入 S3, S5 的过程，当然不同的硬件有不同的开机过程，这里说的不过是最普通、最为常见的一种。

第 12 页：总结：国产品牌自主研发是正途

时间匆匆，本文的最后一个章节也在笔者心爱的 ThinkPad 上敲完了。诚然，在笔记本日新月异的今天，我们所谈的内容或许已经有点过时了??SONOMA 正当其道，更新的 NAPA 平台也蓄势待发。但我想，不管计算机如何的更新，只要它基本的架构不变，我们还是可以从以前的技术中学习基本的知识和概念。



笔者清楚，这篇文章或许对大多数人都不合适，但对于一些发烧友或者有志于进入计算机硬件行业的人来说或许还是有些许的帮助。也真诚的希望，国产品牌能真正实现自主研发，而不要一味的急功近利，自始至终依赖台湾的代工。